SINO WEALTH

SH69P55A/K55A

8K 一次性编程/掩膜，液晶驱动及10位ADC型4位单片机

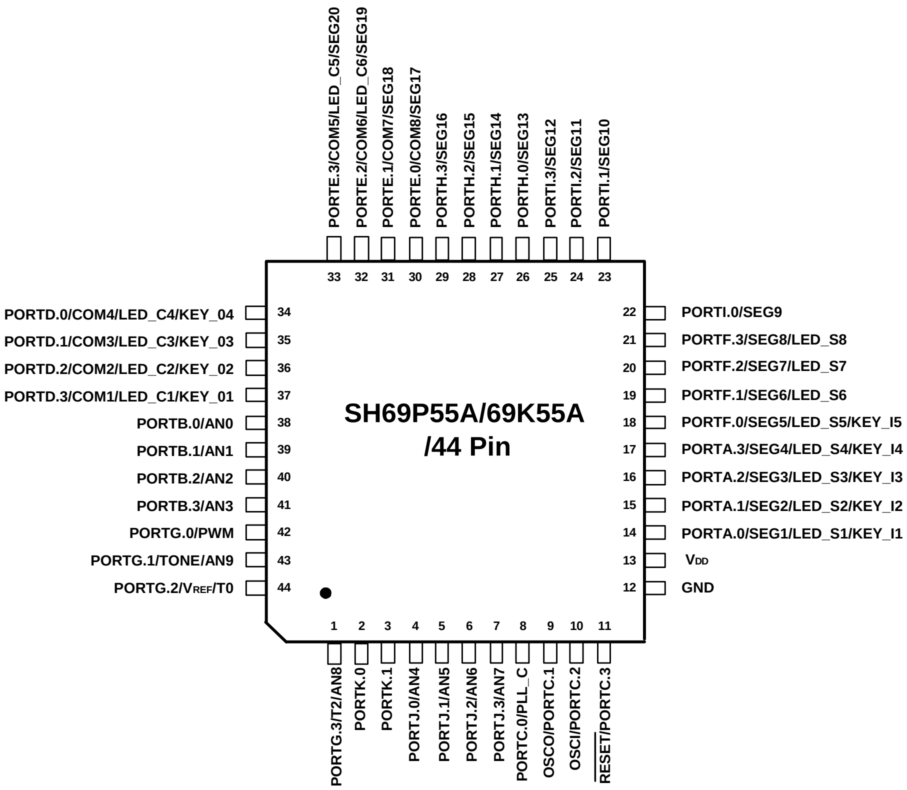
特性

- 基于SH6610D，液晶驱动及10位ADC型4位单片机
- OTP ROM: 8K X 16位(SH69P55A)
- MASK ROM: 8K X 16位 (SH69K55A)
- RAM: 515 X 4位
  - 99个系统控制寄存器
  - 376个数据存储器
  - 40个LCD数据存储器
- 工作电压:
  - fosc = 30kHz - 4MHz, V_{DD} = 2.4V - 5.5V
  - fosc = 30kHz - 8MHz, V_{DD} = 4.5V - 5.5V
- 42个双向I/O端口
- PORTA - PORTK内建上拉电阻
- 8层堆栈 (包括中断)
- 两个8位和一个16位自动重载定时/计数器
- LCD驱动器:
  - 16 SEG X 8 COM (1/8占空比, 1/4偏置)
  - 18 SEG X 6 COM (1/6占空比, 1/3偏置)
  - 20 SEG X 4 COM (1/4占空比, 1/3偏置)
- LED驱动器:
  - 8 SEG X 6 COM (1/6占空比)
  - 8 SEG X 5 COM (1/5占空比)
  - 8 SEG X 4 COM (1/4占空比)
- 中断源:
  - 定时器0中断
  - 定时器1中断
  - 定时器2中断
  - 外部中断 (PORTB & PORTC下降沿中断，模/数中断，键扫描中断)
- 振荡器 (代码选项)
  - 晶体谐振器: 32.768kHz, 400kHz - 8MHz
  - 陶瓷谐振器: 400kHz - 8MHz
  - 外部RC振荡器: 400kHz - 8MHz
  - 内建RC振荡器: 4MHz ±5%
- 内建PLL振荡器 (1, 2, 4, 8MHz)
- 指令周期时间 (4/fosc)
- 10通道10位模/数转换器 (ADC)
- 内建2通道可编程音频发生器
- 内建自动键盘扫描器
- 交流电过零检测功能
- ROM查表功能
- 1个通道8+2位PWM输出
- 复位
  - 内建看门狗定时器 (WDT) (代码选项)
  - 内建上电复位 (POR)
  - 内建低电压复位 (LVR) (代码选项)
- 两种低功耗工作模式: HALT和STOP
- 内建低电压复位功能，两种监测电平 (代码选项)
- 预热计数器
- OTP类型/代码保护 (SH69P55A)
- MASK类型 (SH69K55A)
- 28引脚SOP封装; 32引脚DIP封装; 44引脚QFP封装

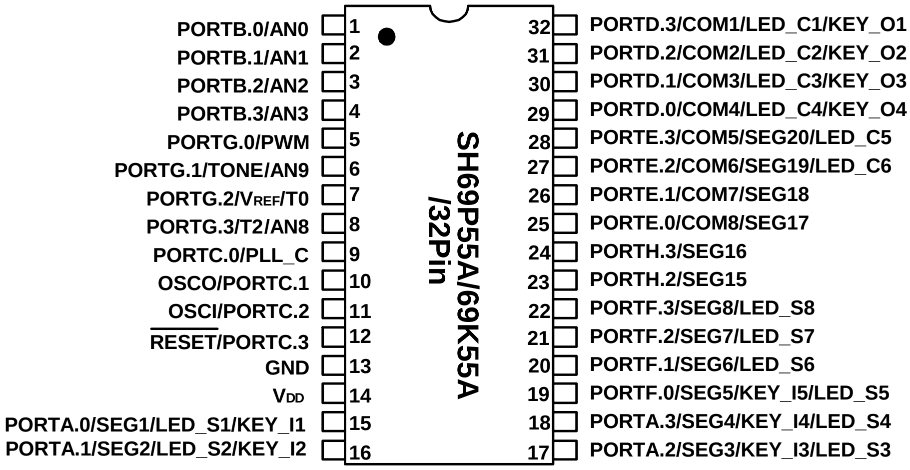
概述

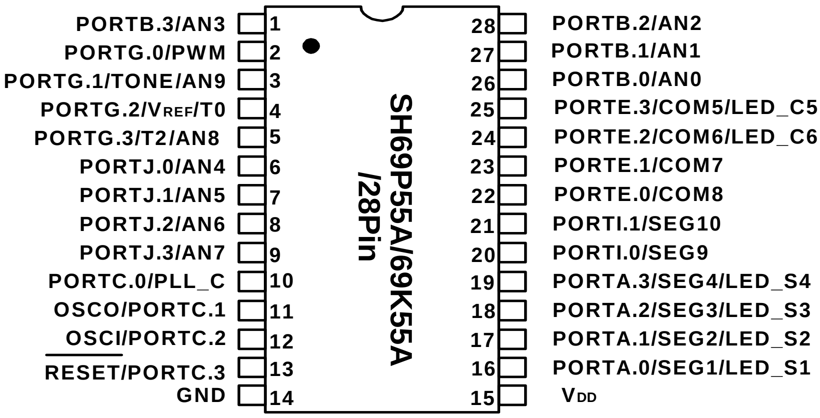
SH69P55A/69K55A是一种先进的CMOS 4位单片机。该器件集成了SH6610D CPU内核，RAM，ROM，定时器，LCD/LED驱动器，I/O 端口，看门狗定时器，10 通道 10 位 ADC，低电压复位，自动键盘扫描器，PLL 高频时钟，交流电过零检测功能。SH69P55A/69K55A适应于洗衣机，微波炉等的应用。

引脚配置 (44 引脚)

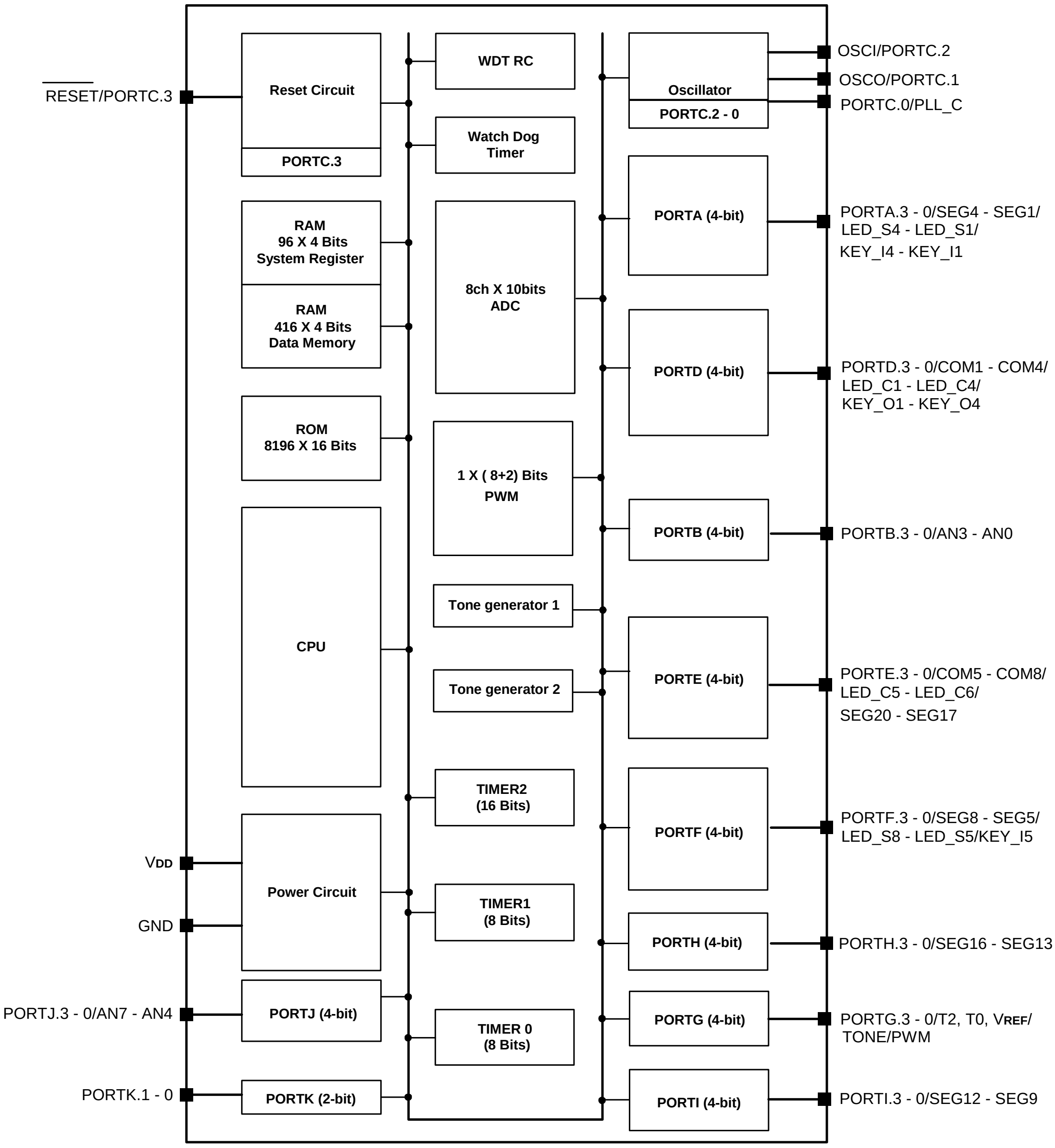

SH69P55A/69K55A
/44 Pin
PORTE.3/COM5/LED_C5/SEG20
PORTE.2/COM6/LED_C6/SEG19
PORTE.1/COM7/SEG18
PORTE.0/COM8/SEG17
PORTH.3/SEG16
PORTH.2/SEG15
PORTH.1/SEG14
PORTH.0/SEG13
PORTI.3/SEG12
PORTI.2/SEG11
PORTI.1/SEG10
33 32 31 30 29 28 27 26 25 24 23
PORTD.0/COM4/LED_C4/KEY_04 34
PORTD.1/COM3/LED_C3/KEY_03 35
PORTD.2/COM2/LED_C2/KEY_02 36
PORTD.3/COM1/LED_C1/KEY_01 37
PORTB.0/AN0 38
PORTB.1/AN1 39
PORTB.2/AN2 40
PORTB.3/AN3 41
PORTG.0/PWM 42
PORTG.1/TONE/AN9 43
PORTG.2/VREF/T0 44
22 PORTI.0/SEG9
21 PORTF.3/SEG8/LED_S8
20 PORTF.2/SEG7/LED_S7
19 PORTF.1/SEG6/LED_S6
18 PORTF.0/SEG5/LED_S5/KEY_I5
17 PORTA.3/SEG4/LED_S4/KEY_I4
16 PORTA.2/SEG3/LED_S3/KEY_I3
15 PORTA.1/SEG2/LED_S2/KEY_I2
14 PORTA.0/SEG1/LED_S1/KEY_I1
13 VDD
12 GND
1 2 3 4 5 6 7 8 9 10 11
PORTG.3/T2/AN8
PORTK.0
PORTK.1
PORTJ.0/AN4
PORTJ.1/AN5
PORTJ.2/AN6
PORTJ.3/AN7
PORTC.0/PLL_C
OSCO/PORTC.1
OSCI/PORTC.2
RESET/PORTC.3

引脚配置 (32 引脚 & 28 引脚)





方框图


RESET/PORTC.3
Reset Circuit
PORTC.3
WDT RC
Watch Dog Timer
Oscillator
PORTC.2 - 0
OSCI/PORTC.2
OSCO/PORTC.1
PORTC.0/PLL_C
RAM
96 X 4 Bits
System Register
RAM
416 X 4 Bits
Data Memory
8ch X 10bits
ADC
PORTA (4-bit)
PORTA.3 - 0/SEG4 - SEG1/
LED_S4 - LED_S1/
KEY_I4 - KEY_I1
PORTD (4-bit)
PORTD.3 - 0/COM1 - COM4/
LED_C1 - LED_C4/
KEY_O1 - KEY_O4
ROM
8196 X 16 Bits
1 X (8+2) Bits
PWM
PORTB (4-bit)
PORTB.3 - 0/AN3 - AN0
CPU
Tone generator 1
Tone generator 2
PORTE (4-bit)
PORTE.3 - 0/COM5 - COM8/
LED_C5 - LED_C6/
SEG20 - SEG17
TIMER2
(16 Bits)
PORTF (4-bit)
PORTF.3 - 0/SEG8 - SEG5/
LED_S8 - LED_S5/KEY_I5
VDD
GND
Power Circuit
TIMER1
(8 Bits)
PORTH (4-bit)
PORTH.3 - 0/SEG16 - SEG13
PORTJ.3 - 0/AN7 - AN4
PORTJ (4-bit)
TIMER 0
(8 Bits)
PORTG (4-bit)
PORTG.3 - 0/T2, T0, VREF/
TONE/PWM
PORTK.1 - 0
PORTK (2-bit)
PORTI (4-bit)
PORTI.3 - 0/SEG12 - SEG9

引脚描述

引脚编号			焊垫编号	引脚命名	引脚性质	说明
44引脚	28引脚	32引脚				
44	4	7	1	PORTG.2 /T0 /VREF	I/O I I	可编程 I/O Timer0 定时器/计数器外部信号输入引脚 (施密特触发输入) ADC 外部参考电压输入
1	5	8	2	PORTG.3 /T2 /AN8	I/O I I	可编程 I/O Timer2 定时器/计数器外部信号输入引脚 (施密特触发输入) ADC 输入通道 8
3 - 2	-	-	4 - 3	PORTK.1 - 0	I/O	可编程 I/O
7 - 4	9 - 6	-	8 - 5	PORTJ.3 - 0 /AN7 - AN4	I/O I	可编程 I/O ADC 输入通道 7 - 4
8	10	9	10	PORTC.0 /PLL_C	I/O I P	可编程 I/O 外部中断输入 (下降沿) 连接 PLL 外接阻容网络
9	11	10	11	PORTC.1 /OSCO	I/O I I/O	可编程 I/O (代码选项) 外部中断输入 (下降沿) 时钟输出引脚，连接到晶振，陶瓷谐振器。使用 RC 振荡时，无时钟信号输出
10	12	11	12	PORTC.2 /OSCI	I/O I I	可编程 I/O (代码选项) 外部中断输入 (下降沿) 时钟输入引脚，连接到晶振，陶瓷谐振器或外部电阻
11	13	12	13	$\overline{\text{RESET}}$ /PORTC.3	I I I/O	复位引脚 (低电压有效，施密特触发输入) 外部中断输入 (下降沿) 可编程 I/O
12	14	13	9,14,35, 36,43	GND	P	接地引脚
13	15	14	15,16	VDD	P	电源引脚
17 - 14	19 - 16	18 - 15	20 - 17	PORTA.3 - 0 /SEG4 - SEG1 /LED_S4 - LED_S1 /KEY_I4 - KEY_I1	I/O O O I	可编程 I/O LCD 显示的 SEG4 - SEG1 信号输出 LED 显示的 SEG4 - SEG1 信号输出 自动键盘扫描输入
18	-	19	21	PORTF.0 /SEG5 /LED_S5 /KEY_I5	I/O O O I	可编程 I/O LCD 显示的 SEG5 信号输出 LED 显示的 SEG5 信号输出 自动键盘扫描输入
21 - 19	-	22 - 20	24 - 22	PORTF.3 - 1 /SEG8 - SEG6 /LED_S8 - LED_S6	I/O O O	可编程 I/O LCD 显示的 SEG8 - SEG6 信号输出 LED 显示的 SEG8 - SEG6 信号输出
23 - 22	21 - 20	-	26- 25	PORTI.1 - 0 /SEG10 - SEG9	I/O O	可编程 I/O LCD 显示的 SEG10 - SEG9 信号输出
25 - 24	-	-	28 - 27	PORTI.3 - 2 /SEG12 - SEG11	I/O O	可编程 I/O LCD 显示的 SEG12 - SEG11 信号输出
27 - 26	-	-	30 - 29	PORTH.1 - 0 /SEG14 - SEG13	I/O O	可编程 I/O LCD 显示的 SEG14 - SEG13 信号输出
29 - 28	-	24 - 23	32 - 31	PORTH.3 - 2 /SEG16 - SEG15	I/O O	可编程 I/O LCD 显示的 SEG16 - SEG15 信号输出

引脚描述 (续前表)

引脚编号			焊垫编号	引脚命名	引脚性质	说明
44 引脚	32 引脚	28 引脚				
31 - 30	23 - 22	26 - 25	34 - 33	PORTE.1 - 0 /COM7 - COM8 /SEG18 - SEG17	I/O O O	可编程 I/O LCD 显示的 COM7 - COM8 信号输出 LCD 显示的 SEG18 - SEG17 信号输出
33 - 32	25 - 24	28 - 27	38 - 37	PORTE.3 - 2 /COM5 - COM6 /SEG20 - SEG19 /LED_C5 - LED_C6	I/O O O O	可编程 I/O LCD 显示的 COM5 - COM6 信号输出 LCD 显示的 SEG20 - SEG19 信号输出 LED 显示的 COM5 - COM6 信号输出
37 - 34	-	32 - 29	42 - 39	PORTD.3 - 0 /COM1 - COM4 /LED_C1 - LED_C4 /KEY_O1 - KEY_O4	I/O O O O	可编程 I/O LCD 显示的 COM1 - COM4 信号输出 LED 显示的 COM1 - COM4 信号输出 自动键盘扫描输出
40 - 38	28 - 26	3 - 1	46 - 44	PORTB.2 - 0 /AN2 - AN0	I/O I I	可编程 I/O 外部中断输入 (下降沿) ADC 输入通道 2 - 0
41	1	4	47	PORTB.3 /AN3	I/O I I	可编程 I/O 外部中断输入 (下降沿) ADC 输入通道 3
42	2	5	48	PORTG.0 /PWM	I/O O	可编程 I/O PWM 输出
43	3	6	49	PORTG.1 /TONE /AN9	I/O O I	可编程 I/O 音频发生器输出 ADC 输入通道 9

其中, I: 输入; O: 输出; P: 电源; Z: 高阻

OTP 编程引脚说明* (OTP 编程模式)

引脚编号			焊垫编号	引脚命名	引脚性质	共用引脚	说明
44 引脚	32 引脚	28 引脚					
13	14	15	14, 15	V_{DD}	P	V_{DD}	编程电源 (+5.5V)
11	12	13	12	V_{PP}	P	$\overline{RESET}$	编程高压电源 (+11.0V)
12	13	14	13	GND	P	GND	电源地
10	11	12	11	SCK	I	OSCI	编程时钟输入引脚
14	15	16	16	SDA	I/O	PORTA.0	编程数据引脚

*: OTP 编程模式只对 SH69P55A 有效, SH69K55A 没有 OTP 编程模式

功能说明

1. CPU

CPU 包含以下功能模块: 程序计数器 (PC), 算术逻辑单元 (ALU), 进位标志 (CY), 累加器, 查表寄存器, 数据指针 (INX, DPH, DPM, 和 DPL) 和堆栈。

1.1. PC

程序计数器用于寻址程序 ROM。该计数器有 12 位: 页寄存器 (PC11), 和循环递增计数器 (PC10, PC9, PC8, PC7, PC6, PC5, PC4, PC3, PC2, PC1, PC0)。

程序计数器装入与该条指令相关的数据。对于目标地址大于 2K 的 ROM 空间, 可通过无条件跳转指令 (JMP) 中设置页寄存器位的值实现跳转。

程序计数器只能寻址 4K 程序 ROM 空间 (参考 ROM 说明)。

1.2. ALU 和 CY

ALU 执行算术运算和逻辑操作。ALU 具有下述功能:

二进制加法/减法 (ADC, ADCM, ADD, ADDM, SBC, SBCM, SUB, SUBM, ADI, ADIM, SBI, SBIM)
加法/减法的十进制调整 (DAA, DAS)
逻辑操作 (AND, ANDM, EOR, EORM, OR, ORM, ANDIM, EORIM, ORIM)
条件跳转 (BA0, BA1, BA2, BA3, BAZ, BNZ, BC, BNC)
逻辑移位 (SHR)

进位标志 (CY) 记录 ALU 算术运算操作中的进位/借位状态。在中断或子程序调用过程中, 进位标志被压入堆栈中并于执行 RTNI 指令时由堆栈中弹出。它不受 RTNW 指令的影响。

1.3. 累加器 (AC)

累加器是一个 4 位寄存器, 用于保存算术逻辑单元的运算结果。它和 ALU 一起, 完成与系统寄存器数据存储器之间的数据传送。

1.4. 查表寄存器 (TBR)

通过查表指令 (TJMP) 和常数返回指令 (RTNW) 可以实现读取保存在程序存储器中的表格数据。查表指令执行时, 查表寄存器 TBR 和 AC 中存放的是待读取 ROM 的低 8 位地址。TJMP 指令指向的 ROM 地址为 ((PC11 - PC8) X (2^8) + (TBR, AC))。由 RTNW 指令将查表所得值返回至 (TBR, AC) 中。表格数据的第 7 位至第 4 位存放在 TBR 中, 第 3 位至第 0 位存放在 AC 中。

1.5. 数据指针

数据指针能直接寻址数据存储器。指针地址储存在寄存器 DPH (3 位), DPM (3 位) 和 DPL (4 位)。最大寻址范围为 3FFH。通过索引寄存器 (INX), 可以读写由 DPH, DPM 和 DPL 指定的数据存储器。

1.6. 堆栈

堆栈是一组寄存器, 在每次子程序调用或中断时能顺序保存 CY 和 PC (11-0) 中的值, 最高位保存 CY 值。其结构为 13 位 X 8 层。当遇到返回指令 (RTNI/RTNW) 时, 堆栈中的内容将按顺序返回到 PC 中。堆栈中的数据按照先进后出的方式处理。

注意:

堆栈嵌套包括子程序调用和中断请求子程序调用, 其最大值为 8 层。如果程序调用和中断请求的数量超过 8 层, 堆栈底部将溢出, 程序将无法正常执行。

2. RAM

内建 RAM 由通用数据存储器和系统寄存器组成。由于 RAM 的静态特性, 数据存储器能在 CPU 进入 STOP 或者 HALT 方式后保持其中的数据不变。

2.1. RAM 寻址

用一条指令能直接访问数据存储器和系统寄存器。下列为存储器空间分配:

系统寄存器: $000 - $02F, $380 - $3AF，$3C0 - $3C2
数据存储器: $030 - $1A7
LCD RAM 空间: $300 - $313, $320 - $333

RAM 页切换如下所示:

Bank 0 B = 0	**Bank 1** B = 1	**Bank 2** B = 2	**Bank 3** B = 3	**Bank 4** B = 4	**Bank 5** B = 5	**Bank 6** B = 6	**Bank 7** B = 7
$000 - $07F	$080 - $0FF	$100 - $17F	$180 - $1FF	$200 - $27F	$280 - $2FF	$300 - $37F	$380 - $3AF $3C0 - $3C2

其中, B 在指令集中代表 RAM 页

2.2. 系统寄存器的结构:

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$00	IET0	IET1	IET2	IEEX	读/写	中断允许标志寄存器
$01	IRQT0	IRQT1	IRQT2	IRQEX	读/写	中断请求标志寄存器
$02	T0S	T0M.2	T0M.1	T0M.0	读/写	第 2-0 位: Timer0 模式寄存器 第 3 位: T0 信号源选择寄存器
$03	T0E	T1M.2	T1M.1	T1M.0	读/写	第 2-0 位: Timer1 模式寄存器 第 3 位: T0 信号沿选择寄存器
$04	T0L.3	T0L.2	T0L.1	T0L.0	读/写	Timer0 载入/计数器低位寄存器
$05	T0H.3	T0H.2	T0H.1	T0H.0	读/写	Timer0 载入/计数器高位寄存器
$06	T1L.3	T1L.2	T1L.1	T1L.0	读/写	Timer1 载入/计数器低位寄存器
$07	T1H.3	T1H.2	T1H.1	T1H.0	读/写	Timer1 载入/计数器高位寄存器
$08	PA.3	PA.2	PA.1	PA.0	读/写	PORTA 数据寄存器
$09	PB.3	PB.2	PB.1	PB.0	读/写	PORTB 数据寄存器
$0A	PC.3	PC.2	PC.1	PC.0	读/写	PORTC 数据寄存器
$0B	PD.3	PD.2	PD.1	PD.0	读/写	PORTD 数据寄存器
$0C	PE.3	PE.2	PE.1	PE.0	读/写	PORTE 数据寄存器
$0D	PF.3	PF.2	PF.1	PF.0	读/写	PORTF 数据寄存器
$0E	TBR.3	TBR.2	TBR.1	TBR.0	读/写	查表寄存器
$0F	INX.3	INX.2	INX.1	INX.0	读/写	索引寄存器
$10	DPL.3	DPL.2	DPL.1	DPL.0	读/写	索引地址低位寄存器 (4 位)
$11	-	DPM.2	DPM.1	DPM.0	读/写	索引地址中位寄存器 (3 位)
$12	-	DPH.2	DPH.1	DPH.0	读/写	索引地址高位寄存器 (3 位)
$13	VREF	ACR2	ACR1	ACR0	读/写	第 2-0 位: 模/数转换端口配置控制寄存器 第 3 位: 内部/外部参考电压选择寄存器
$14	ADCON	CH2	CH1	CH0	读/写	第 2-0 位: ADC 转换通道选择寄存器 第 3 位: 设置 ADC 转换允许选择寄存器
$15	T2E	T2SC.2	T2SC.1	T2SC.0	读/写	第 2-0 位: Timer2 预分频器分频比选择寄存器 第 3 位: T2 外部信号沿选择寄存器
$16	FS1	FS0	OXS	OXON	读/写	第 0 位: 打开 PLL 寄存器 第 1 位: 时钟源选择 (1: PLL, 0: 32.768kHz) 寄存器 第 3-2 位: PLL 频率选择寄存器
$17	LVR	-	-	-	读/写	第 3 位: 低电压复位标志寄存器 (只读和写 0)
$18	PACR.3	PACR.2	PACR.1	PACR.0	读/写	PORTA 输入/输出控制寄存器
$19	PBCR.3	PBCR.2	PBCR.1	PBCR.0	读/写	PORTB 输入/输出控制寄存器
$1A	PCCR.3	PCCR.2	PCCR.1	PCCR.0	读/写	PORTC 输入/输出控制寄存器
$1B	PDCR.3	PDCR.2	PDCR.1	PDCR.0	读/写	PORTD 输入/输出控制寄存器
$1C	PECR.3	PECR.2	PECR.1	PECR.0	读/写	PORTE 输入/输出控制寄存器
$1D	PFCR.3	PFCR.2	PFCR.1	PFCR.0	读/写	PORTF 输入/输出控制寄存器
$1E	WDT	WDT.2	WDT.1	WDT.0	读/写 读	第 2-0 位: 看门狗定时器控制寄存器 第 3 位: 看门狗定时器溢出标志寄存器 (只读)
$1F	-	-	BNK1	BNK0	读/写	第 1-0 位: ROM 页寄存器

系统寄存器的结构 (续前表 1):

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$20	PWMS	TCK1	TCK0	PWM_EN	读/写	第 0 位: PWM 输出允许设置寄存器 第 2-1 位: PWM 时钟选择寄存器 第 3 位: PWM 占空比的输出模式设置寄存器
$21	PP.3	PP.2	PP.1	PP.0	读/写	PWM 周期低位寄存器 (4 位)
$22	PP.7	PP.6	PP.5	PP.4	读/写	PWM 周期高位寄存器 (4 位)
$23	-	FSTP	-	-	读/写	第 2 位: 在 STOP 模式下 32.768kHz 谐振器设置寄存器
$24	-	-	PDF.1	PDF.0	读/写	PWM 占空比微调寄存器 (2 位)
$25	PD.3	PD.2	PD.1	PD.0	读/写	PWM 占空比低位寄存器 (4 位)
$26	PD.7	PD.6	PD.5	PD.4	读/写	PWM 占空比高位寄存器 (4 位)
$27	T2GO	DEC	TM2S1	TM2S0	读/写	第 1-0 位: Timer2 模式选择寄存器 第 2 位: Timer2 方向沿有效允许寄存器 第 3 位: Timer2 功能启动控制寄存器
$28	KEYNUM1	KEYNUM0	KEYEND	KEYEN	读/写 只读	第 0 位: 键盘扫描器允许控制寄存器 第 1 位: 键扫描中止/工作寄存器 第 3-2 位: 键盘扫描结果寄存器
$29	LCDON	DUTY2	DUTY1	DUTY0	读/写	第 2-0 位: 设置寄存器 第 3 位: LCD 打开设置寄存器
$2A	-	-	-	-	读/写	保留
$2B	LEDEN	LEDON	EDUTY1	EDUTY0	读/写	第 1-0 位: 占空比和 COM 设置寄存器 第 2 位: LED 驱动器设置寄存器 第 3 位: LED 方式选择寄存器
$2C	KEYC3	KEYC2	KEYC1	KEYC0	只读	第 3-0 位: KEY_O4 - 1 键盘扫描结果寄存器
$2D	KEYL3	KEYL2	KEYL1	KEYL0	只读	第 3-0 位: KEY_I5 - 1 键盘扫描结果寄存器
$2E	RLCD	PS2	PS1	PS0	读/写	第 2-0 位: SEG 配置寄存器 第 3 位: LCD 偏置电阻设置寄存器
$2F	GO/$\overline{\text{DONE}}$	TADC1	TADC0	-	读/写	第 2-1 位: 模/数转换时间选择寄存器 第 3 位: ADC 启动/状态标志寄存器
$380	RDT.3	RDT.2	RDT.1	RDT.0	读/写	ROM 数据列表地址/数据寄存器
$381	RDT.7	RDT.6	RDT.5	RDT.4	读/写	ROM 数据列表地址/数据寄存器
$382	RDT.11	RDT.10	RDT.9	RDT.8	读/写	ROM 数据列表地址/数据寄存器
$383	RDT.15	RDT.14	RDT.13	RDT.12	读/写	ROM 数据列表地址/数据寄存器
$384	T2D.3	T2D.2	T2D.1	T2D.0	读/写	Timer2 载入/计数器低位寄存器
$385	T2D.7	T2D.6	T2D.5	T2D.4	读/写	Timer2 载入/计数器中低位寄存器
$386	T2D.11	T2D.10	T2D.9	T2D.8	读/写	Timer2 载入/计数器中高位寄存器
$387	T2D.15	T2D.14	T2D.13	T2D.12	读/写	Timer2 载入/计数器高位寄存器
$388	PBIEN.3	PBIEN.2	PBIEN.1	PBIEN.0	读/写	PORTB 中断允许标志寄存器
$389	PBIF.3	PBIF.2	PBGIF.1	PBIF.0	读/写	PORTB 中断请求标志寄存器
$38A	PCIEN.3	PCIEN.2	PCIEN.1	PCIEN.0	读/写	PORTC 中断允许标志寄存器
$38B	PCIF.3	PCIF.2	PCIF.1	PCIF.0	读/写	PORTC 中断请求标志寄存器
$38C	-	-	KEYIE	ADIE	读/写	第 0 位: AD 中断允许标志寄存器 第 1 位: 键盘扫描中断允许标志寄存器
$38D	-	-	KEYIF	ADIF	读/写	第 0 位: AD 中断请求标志寄存器 第 1 位: 键盘扫描中断请求标志寄存器

系统寄存器的结构 (续前表 2):

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$38E	PG.3	PG.2	PG.1	PG.0	读/写	PORTG 数据寄存器
$38F	PH.3	PH.2	PH.1	PH.0	读/写	PORTH 数据寄存器
$390	PI.3	PI.2	PI.1	PI.0	读/写	PORTI 数据寄存器
$391	PJ.3	PJ.2	PJ.1	PJ.0	读/写	PORTJ 数据寄存器
$392	-	-	PK.1	PK.0	读/写	PORTK 数据寄存器
$393	PGCR.3	PGCR.2	PGCR.1	PGCR.0	读/写	PORTG 输入/输出控制寄存器
$394	PHCR.3	PHCR.2	PHCR.1	PHCR.0	读/写	PORTH 输入/输出控制寄存器
$395	PICR.3	PICR.2	PICR.1	PICR.0	读/写	PORTI 输入/输出控制寄存器
$396	PJCR.3	PJCR.2	PJCR.1	PJCR.0	读/写	PORTJ 输入/输出控制寄存器
$397	-	-	PKCR.1	PKCR.0	读/写	PORTK 输入/输出控制寄存器
$398	PPACR.3	PPACR.2	PPACR.1	PPACR.0	读/写	PORTA 上拉控制寄存器
$399	PPBCR.3	PPBCR.2	PPBCR.1	PPBCR.0	读/写	PORTB 上拉控制寄存器
$39A	-	PPCCR.2	PPCCR.1	PPCCR.0	读/写	PORTC 上拉控制寄存器
$39B	PPDCR.3	PPDCR.2	PPDCR.1	PPDCR.0	读/写	PORTD 上拉控制寄存器
$39C	PPECR.3	PPECR.2	PPECR.1	PPECR.0	读/写	PORTE 上拉控制寄存器
$39D	PPFCR.3	PPFCR.2	PPFCR.1	PPFCR.0	读/写	PORTF 上拉控制寄存器
$39E	PPGCR.3	PPGCR.2	PPGCR.1	PPGCR.0	读/写	PORTG 上拉控制寄存器
$39F	PPHCR.3	PPHCR.2	PPHCR.1	PPHCR.0	读/写	PORTH 上拉控制寄存器
$3A0	PPICR.3	PPICR.2	PPICR.1	PPICR.0	读/写	PORTI 上拉控制寄存器
$3A1	PPJCR.3	PPJCR.2	PPJCR.1	PPJCR.0	读/写	PORTJ 上拉控制寄存器
$3A2	-	-	PPKCR.1	PPKCR.0	读/写	PORTK 上拉控制寄存器
$3A3	TG1.3	TG1.2	TG1.1	TG1.0	读/写	音频发生器 1 低位寄存器
$3A4	TG1.7	TG1.6	TG1.5	TG1.4	读/写	音频发生器 1 中位寄存器
$3A5	TG1.11	TG1.10	TG1.9	TG1.8	读/写	音频发生器 1 高位寄存器
$3A6	TG2.3	TG2.2	TG2.1	TG2.0	读/写	音频发生器 2 低位寄存器
$3A7	TG2.7	TG2.6	TG2.5	TG2.4	读/写	音频发生器 2 中位寄存器
$3A8	TG2.11	TG2.10	TG2.9	TG2.8	读/写	音频发生器 2 高位寄存器
$3A9	TV1.3	TV1.2	TV1.1	TV1.0	读/写	音频发生器 1 音量低位寄存器
$3AA	TG1EN	TV1.6	TV1.5	TV1.4	读/写	第 2-0 位: 音频发生器 1 音量高位寄存器 第 3 位: 音频发生器 1 允许寄存器
$3AB	TV2.3	TV2.2	TV2.1	TV2.0	读/写	音频发生器 2 音量低位寄存器
$3AC	TG2EN	TV2.6	TV2.5	TV2.4	读/写	第 2-0 位: 音频发生器 2 音量高位寄存器 第 3 位: 音频发生器 2 允许寄存器
$3AD	-	-	A1	A0	只读	ADC 数据低位寄存器
$3AE	A5	A4	A3	A2	只读	ADC 数据中位寄存器
$3AF	A9	A8	A7	A6	只读	ADC 数据高位寄存器
$3C0	T1S	-	-	-	R/W	Timer1 信号源选择寄存器
$3C1	LPS3	LPS2	LPS1	LPS0	R/W	LCD 帧频控制寄存器
$3C2	ACR3	CH3	-	-	R/W	第 3 位：模/数转换端口配置控制寄存器 第 2 位：ADC 通道控制寄存器

3. ROM

ROM 能寻址 8192 X 16 位程序空间，地址由$000H 到$1FFFH。

3.1. 矢量地址区 ($000 到$004)

程序顺序执行。从地址$000 到$004 的区域是为特殊中断服务程序保留的，作为中断服务的入口地址。

地址	指令	说明
$000	JMP*	跳转至 RESET 服务程序
$001	JMP*	跳转至 Timer0 中断服务程序
$002	JMP*	跳转至 Timer1 中断服务程序
$003	JMP*	跳转至 Timer2 中断服务程序
$004	JMP*	跳转至外部中断服务程序

* JMP 指令能由任意指令代替。

3.2. ROM 页切换

程序计数器（PC11 - PC0）只能寻址 4K 的 ROM 空间。页切换技术用于扩展 CPU 寻址范围。CPU 地址空间的前 2K 映像为 ROM 空间的低 2K (BANK0)。CPU 地址空间的高 2K 映像为 3 个页（BNK.1-0 = 0, 1, 2。）

页切换如下所示:

CPU 地址	ROM 空间		
	BNK = $00	BNK = $01	BNK = $02
低 2K 地址	0000 - 07FF (BANK 0)	0000 - 07FF (BANK 0)	0000 - 07FF (BANK 0)
高 2K 地址	0800 - 0FFF (BANK 1)	1000 - 17FF (BANK 2)	1800 - 1FFF (BANK 3)

4. 初始状态

4.1. 系统寄存器初始状态:

地址	第 3 位	第 2 位	第 1 位	第 0 位	上电复位 /Reset 引脚复位	WDT 复位 /低电压复位
$00	IET0	IET1	IET2	IEEX	0000	0000
$01	IRQT0	IRQT1	IRQT2	IRQEX	0000	0000
$02	T0S	T0M.2	T0M.1	T0M.0	0000	uuuu
$03	T0E	T1M.2	T1M.1	T1M.0	0000	uuuu
$04	T0L.3	T0L.2	T0L.1	T0L.0	xxxx	xxxx
$05	T0H.3	T0H.2	T0H.1	T0H.0	xxxx	xxxx
$06	T1L.3	T1L.2	T1L.1	T1L.0	xxxx	xxxx
$07	T1H.3	T1H.2	T1H.1	T1H.0	xxxx	xxxx
$08	PA.3	PA.2	PA.1	PA.0	0000	0000
$09	PB.3	PB.2	PB.1	PB.0	0000	0000
$0A	PC.3	PC.2	PC.1	PC.0	0000	0000
$0B	PD.3	PD.2	PD.1	PD.0	0000	0000
$0C	PE.3	PE.2	PE.1	PE.0	0000	0000
$0D	PF.3	PF.2	PF.1	PF.0	0000	0000
$0E	TBR.3	TBR.2	TBR.1	TBR.0	xxxx	uuuu
$0F	INX.3	INX.2	INX.1	INX.0	xxxx	uuuu
$10	DPL.3	DPL.2	DPL.1	DPL.0	xxxx	uuuu
$11	-	DPM.2	DPM.1	DPM.0	-xxx	-uuu
$12	-	DPH.2	DPH.1	DPH.0	-xxx	-uuu
$13	VREF	ACR2	ACR1	ACR0	0000	uuuu
$14	ADCON	CH2	CH1	CH0	0000	0uuu
$15	T2E	T2SC.2	T2SC.1	T2SC.0	0000	uuuu
$16	FS1	FS0	OXS	OXON	0000	uuuu
$17	LVR	-	-	-	0---	*---
$18	PACR.3	PACR.2	PACR.1	PACR.0	0000	0000
$19	PBCR.3	PBCR.2	PBCR.1	PBCR.0	0000	0000
$1A	PCCR.3	PCCR.2	PCCR.1	PCCR.0	0000	0000
$1B	PDCR.3	PDCR.2	PDCR.1	PDCR.0	0000	0000
$1C	PECR.3	PECR.2	PECR.1	PECR.0	0000	0000
$1D	PFCR.3	PFCR.2	PFCR.1	PFCR.0	0000	0000
$1E	WDT	WDT.2	WDT.1	WDT.0	0000	#000
$1F	-	-	BNK1	BNK0	--00	--00
$20	PWMS	TCK1	TCK0	PWM_EN	0000	uuu0
$21	PP.3	PP.2	PP.1	PP.0	xxxx	uuuu
$22	PP.7	PP.6	PP.5	PP.4	xxxx	uuuu
$23	-	FSTP			-0--	-0--

系统寄存器初始状态 **(续前表 1):**

地址	第 3 位	第 2 位	第 1 位	第 0 位	上电复位 /Reset 引脚复位	WDT 复位 /低电压复位
$24			PDF.1	PDF.0	--xx	--uu
$25	PD.3	PD.2	PD.1	PD.0	xxxx	uuuu
$26	PD.7	PD.6	PD.5	PD.4	xxxx	uuuu
$27	T2GO	DEC	TM2S1	TM2S0	0000	0uuu
$28	KEYNUM1	KEYNUM0	KEYEND	KEYEN	0000	000u
$29	LCDON	DUTY2	DUTY1	DUTY0	0000	uuuu
$2A	-	-	-	-	----	----
$2B	LEDEN	LEDON	EDUTY1	EDUTY0	0000	uuuu
$2C	KEYC3	KEYC2	KEYC1	KEYC0	0000	uuuu
$2D	KEYL3	KEYL2	KEYL1	KEYL0	0000	uuuu
$2E	RLCD	PS2	PS1	PS0	0000	uuuu
$2F	GO/ $\overline{DONE}$	TADC1	TADC0	-	000-	0uu-
$380	RDT.3	RDT.2	RDT.1	RDT.0	xxxx	uuuu
$381	RDT.7	RDT.6	RDT.5	RDT.4	xxxx	uuuu
$382	RDT.11	RDT.10	RDT.9	RDT.8	xxxx	uuuu
$383	RDT.15	RDT.14	RDT.13	RDT.12	xxxx	uuuu
$384	T2D.3	T2D.2	T2D.1	T2D.0	xxxx	xxxx
$385	T2D.7	T2D.6	T2D.5	T2D.4	xxxx	xxxx
$386	T2D.11	T2D.10	T2D.9	T2D.8	xxxx	xxxx
$387	T2D.15	T2D.14	T2D.13	T2D.12	xxxx	xxxx
$388	PBIEN.3	PBIEN.2	PBIEN.1	PBIEN.0	0000	0000
$389	PBIF.3	PBIF.2	PBIF.1	PBIF.0	0000	0000
$38A	PCIEN.3	PCIEN.2	PCIEN.1	PCIEN.0	0000	0000
$38B	PCIF.3	PCIF.2	PCIF.1	PCIF.0	0000	0000
$38C	-		KEYIE	ADIE	--00	--00
$38D	-	-	KEYIF	ADIF	--00	--00
$38E	PG.3	PG.2	PG.1	PG.0	0000	0000
$38F	PH.3	PH.2	PH.1	PH.0	0000	0000
$390	PI.3	PI.2	PI.1	PI.0	0000	0000
$391	PJ.3	PJ.2	PJ.1	PJ.0	0000	0000
$392	-	-	PK.1	PK.0	--00	--00
$393	PGCR.3	PGCR.2	PGCR.1	PGCR.0	0000	0000
$394	PHCR.3	PHCR.2	PHCR.1	PHCR.0	0000	0000
$395	PICR.3	PICR.2	PICR.1	PICR.0	0000	0000
$396	PJCR.3	PJCR.2	PJCR.1	PJCR.0	0000	0000
$397	-	-	PKCR.1	PKCR.0	--00	--00
$398	PPACR.3	PPACR.2	PPACR.1	PPACR.0	0000	0000

系统寄存器初始状态 (续前表 2):

地址	第 3 位	第 2 位	第 1 位	第 0 位	上电复位 /Reset 引脚复位	WDT 复位 /低电压复位
$399	PPBCR.3	PPBCR.2	PPBCR.1	PPBCR.0	0000	0000
$39A	-	PPCCR.2	PPCCR.1	PPCCR.0	-000	-000
$39B	PPDCR.3	PPDCR.2	PPDCR.1	PPDCR.0	0000	0000
$39C	PPECR.3	PPECR.2	PPECR.1	PPECR.0	0000	0000
$39D	PPFCR.3	PPFCR.2	PPFCR.1	PPFCR.0	0000	0000
$39E	PPGCR.3	PPGCR.2	PPGCR.1	PPGCR.0	0000	0000
$39F	PPHCR.3	PPHCR.2	PPHCR.1	PPHCR.0	0000	0000
$3A0	PPICR.3	PPICR.2	PPICR.1	PPICR.0	0000	0000
$3A1	PPJCR.3	PPJCR.2	PPJCR.1	PPJCR.0	0000	0000
$3A2	-	-	PPKCR.1	PPKCR.0	--00	--00
$3A3	TG1.3	TG1.2	TG1.1	TG1.0	xxxx	uuuu
$3A4	TG1.7	TG1.6	TG1.5	TG1.4	xxxx	uuuu
$3A5	TG1.11	TG1.10	TG1.9	TG1.8	xxxx	uuuu
$3A6	TG2.3	TG2.2	TG2.1	TG2.0	xxxx	uuuu
$3A7	TG2.7	TG2.6	TG2.5	TG2.4	xxxx	uuuu
$3A8	TG2.11	TG2.10	TG2.9	TG2.8	xxxx	uuuu
$3A9	TV1.3	TV1.2	TV1.1	TV1.0	xxxx	uuuu
$3AA	TG1EN	TV1.6	TV1.5	TV1.4	xxxx	uuuu
$3AB	TV2.3	TV2.2	TV2.1	TV2.0	xxxx	uuuu
$3AC	TG2EN	TV2.6	TV2.5	TV2.4	xxxx	uuuu
$3AD	-	-	A1	A0	--xx	--uu
$3AE	A5	A4	A3	A2	xxxx	uuuu
$3AF	A9	A8	A7	A6	xxxx	uuuu
$3C0	T1S	-	-	-	0---	u---
$3C1	LPS3	LPS2	LPS1	LPS0	0000	uuuu
$3C2	ACR3	CH3	-	-	00--	uu--

说明: x = 不定; u = 未更改; - = 未使用，读出值为'0'。

*, #: 其他详细信息，请参考下表:

	WDT复位	低电压复位	WDT复位及低电压复位	上电复位/Reset引脚复位
*	0	1	1	0
#	1	0	1	0

4.2. 其它初始状态:

其它	复位后
程序计数器 (PC)	$000
CY	不定
累加器 (AC)	不定
数据存储器	不定

5. 系统时钟和振荡器

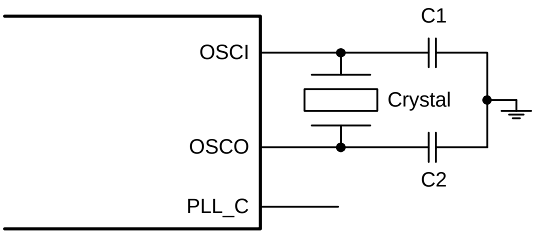
SH69P55A/69K55A 有一个代码选项决定的时钟源。时钟源产生的基本时钟脉冲以提供系统时钟支持 CPU 及片上外围设备。系统时钟 f_{SYS} = fosc/4。

5.1. 指令周期:

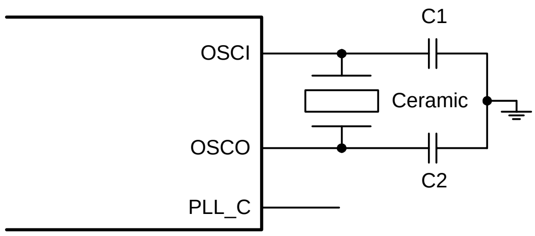
(1) 对于 32.768kHz 的振荡器，为 4/32768Hz (≈ 122μs)。
(2) 对于 8MHz 的振荡器，为 4/8MHz (= 0.5μs)。

5.2. 振荡器类型

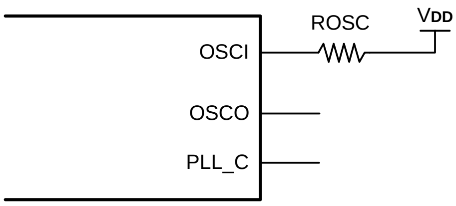
(1) 晶体谐振器: 32.768kHz 或者 400kHz - 8MHz



(2) 陶瓷谐振器: 400kHz - 8MHz

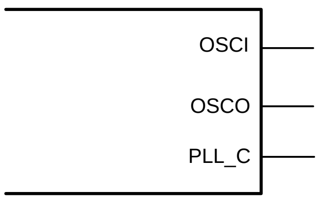


(3) RC振荡器: 400kHz - 8MHz



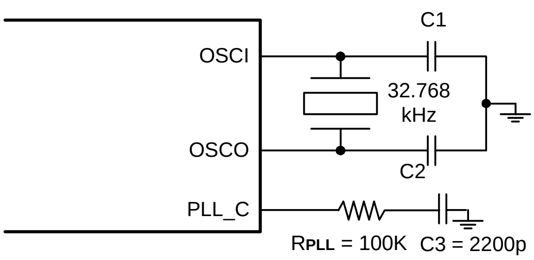
外部RC

(4) RC 振荡器: 4MHz



内建RC

(5) PLL 振荡器 (1, 2, 4, 8MHz)



注意:

- 如果选择外部 RC 振荡器, OSCO 引脚用作 I/O 端口 (PORTC.1)。
- 如果选择内建 RC 振荡器, OSCO 引脚用作 I/O 端口 (PORTC.1) 同时 OSCI 引脚用作 I/O 端口 (PORTC.2)。
- 如果不使用 PLL 时钟, PLL_C 可用作 I/O 端口 (PORTC.0)。

5.3. PLL 时钟源的控制

SH69P55A/69K55A 内建一个锁相环路 (PLL)，能在当选择 32.768kHz 谐振器时提供最大等于 8MHz 的时钟源。PLL 时钟通过系统控制寄存器开启或关闭。当 PLL 时钟开启时, PORTC.0 端口作为 PLL 阻容网络连接端口 (连接阻容网络)。当 PLL 关闭时, PORTC.0 作为 I/O 端口使用。

PLL 控制寄存器$16

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$16	FS1	FS0	OXS	OXON	读/写	第 0 位: 打开 PLL 寄存器 第 1 位: 时钟源选择 (1: PLL, 0: 32.768kHz) 寄存器 第 3-2 位: PLL 频率选择寄存器
	X	X	X	0	读/写	关闭 PLL
	X	X	X	1	读/写	开启 PLL (代码选项中选择 32.768kHz 谐振器)
	X	X	0	X	读/写	选择 32.768kHz 谐振器作为时钟源
	X	X	1	1	读/写	选择 PLL 作为时钟源
	0	0	1	1	读/写	PLL 提供 8MHz 的时钟信号作为时钟源 (代码选项中一定需要选择 LVR 的电压范围是 4V)
	0	1	1	1	读/写	PLL 提供 4MHz 的时钟信号作为时钟源
	1	0	1	1	读/写	PLL 提供 2MHz 的时钟信号作为时钟源
	1	1	1	1	读/写	PLL 提供 1MHz 的时钟信号作为时钟源

注意:

1. PLL 时钟使用说明:
   首先，在 PLL 控制寄存器，设置 FS1 和 FS0
   其次，设置 OXON = 1，打开 PLL
   第三，延时至少 2ms
   最后，设置 OXS = 1，选择 PLL 作为时钟源。
2. 如果在代码选项中选择 LVR 的电压范围是 2.5V，则 PLL 只能提供低于 8MHz 的时钟信号作为时钟源。

系统寄存器$23

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$23	-	FSTP	-	-	读/写	第 2 位: 在 STOP 模式下 32.768kHz 谐振器设置寄存器
	X	1	X	X	读/写	在 STOP 模式下关闭 32.768kHz 谐振器 (代码选项中选择 32.768kHz 谐振器)
	X	0	X	X	读/写	在 STOP 模式下不关闭 32.768kHz 谐振器 (代码选项中选择 32.768kHz 谐振器)

5.4. 谐振器负载电容选择

陶瓷谐振器			推荐型号	生产厂
频率	C1	C2		
455kHz	47 - 100pF	47 - 100pF	ZTB 455KHz	威克创通讯器材有限公司
			ZT 455E	深圳东光晶博电子有限公司
3.58MHz	-	-	ZTT 3.580M	威克创通讯器材有限公司
			ZT 3.58M*	深圳东光晶博电子有限公司
4MHz	-	-	ZTT 4.000M	威克创通讯器材有限公司
			ZT 4M*	深圳东光晶博电子有限公司

*- 已经内建有负载电容

晶体谐振器			推荐型号	生产厂
频率	C1	C2		
32.768kHz	5 - 12.5pF	5 - 12.5pF	DT 38 (φ3x8)	KDS
			φ3x8 - 32.768KHz	威克创通讯器材有限公司
4MHz	8 - 15pF	8 - 15pF	HC-49U/S 4.000MHz	威克创通讯器材有限公司
			49S-4.000M-F16E	深圳东光晶博电子有限公司
8MHz	8 - 15pF	8 - 15pF	HC-49U/S 8.000MHz	威克创通讯器材有限公司
			49S-8.000M-F16E	深圳东光晶博电子有限公司

注意事项:

1. **表中负载电容为设计参考数据!**
2. 以上电容值可通过谐振器基本的起振和运行测试，**并非最优值。**
3. 请注意印制板上的杂散电容，用户应在超过应用电压和温度的条件下测试谐振器的性能。

在应用陶瓷谐振器/晶体谐振器之前，用户需向谐振器生产厂要求相关应用参数以获得最佳性能。

请登陆http://www.sinowealth.com以取得更多的推荐谐振器生产厂。

6. I/O 端口

SH69P55A/69K55A 提供包括 1 个开漏输出在内的 42 个可编程双向 I/O 端口。端口数据在寄存器$08 - $0D 和$38E - $392 中。端口控制寄存器 ($18 - $1D 和$393 - $397) 控制端口为输入或者输出。每个 I/O 端口 (不包括那些开漏输出端口) 包含上拉电阻，通过各自端口上拉电阻控制寄存器 ($398 - $3A2) 相应的值来控制。

- 当端口被选择作为输入口，写"1"到各自相对的端口上拉控制寄存器 ($398 - $3A2) 可以打开上拉电阻，写"0"可以关闭上拉电阻。
- 不论各自端口上拉控制寄存器 (398 - $3A2) 相对应位的值是多少，当端口作为输出端口时，上拉电阻将会自动关闭。
- 当 PORTB 和 PORTC 被选择作为输入端口，它们可以通过下降沿触发端口中断 (若端口中断已经允许)。

系统寄存器$08 - $0D, $38E - $392: 端口数据寄存器

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$08	PA.3	PA.2	PA.1	PA.0	读/写	PORTA 数据寄存器
$09	PB.3	PB.2	PB.1	PB.0	读/写	PORTB 数据寄存器
$0A	PC.3	PC.2	PC.1	PC.0	读/写	PORTC 数据寄存器
$0B	PD.3	PD.2	PD.1	PD.0	读/写	PORTD 数据寄存器
$0C	PE.3	PE.2	PE.1	PE.0	读/写	PORTE 数据寄存器
$0D	PF.3	PF.2	PF.1	PF.0	读/写	PORTF 数据寄存器
$38E	PG.3	PG.2	PG.1	PG.0	读/写	PORTG 数据寄存器
$38F	PH.3	PH.2	PH.1	PH.0	读/写	PORTH 数据寄存器
$390	PI.3	PI.2	PI.1	PI.0	读/写	PORTI 数据寄存器
$391	PJ.3	PJ.2	PJ.1	PJ.0	读/写	PORTJ 数据寄存器
$392	-	-	PK.1	PK.0	读/写	PORTK 数据寄存器

系统寄存器$18 - $1D, $393 - $397: 端口控制寄存器

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$18	PACR.3	PACR.2	PACR.1	PACR.0	读/写	PORTA 输入/输出控制寄存器
$19	PBCR.3	PBCR.2	PBCR.1	PBCR.0	读/写	PORTB 输入/输出控制寄存器
$1A	PCCR.3	PCCR.2	PCCR.1	PCCR.0	读/写	PORTC 输入/输出控制寄存器
$1B	PDCR.3	PDCR.2	PDCR.1	PDCR.0	读/写	PORTD 输入/输出控制寄存器
$1C	PECR.3	PECR.2	PECR.1	PECR.0	读/写	PORTE 输入/输出控制寄存器
$1D	PFCR.3	PFCR.2	PFCR.1	PFCR.0	读/写	PORTF 输入/输出控制寄存器
$393	PGCR.3	PGCR.2	PGCR.1	PGCR.0	读/写	PORTG 输入/输出控制寄存器
$394	PHCR.3	PHCR.2	PHCR.1	PHCR.0	读/写	PORTH 输入/输出控制寄存器
$395	PICR.3	PICR.2	PICR.1	PICR.0	读/写	PORTI 输入/输出控制寄存器
$396	PJCR.3	PJCR.2	PJCR.1	PJCR.0	读/写	PORTJ 输入/输出控制寄存器
$397	-	-	PKCR.1	PKCR.0	读/写	PORTK 输入/输出控制寄存器

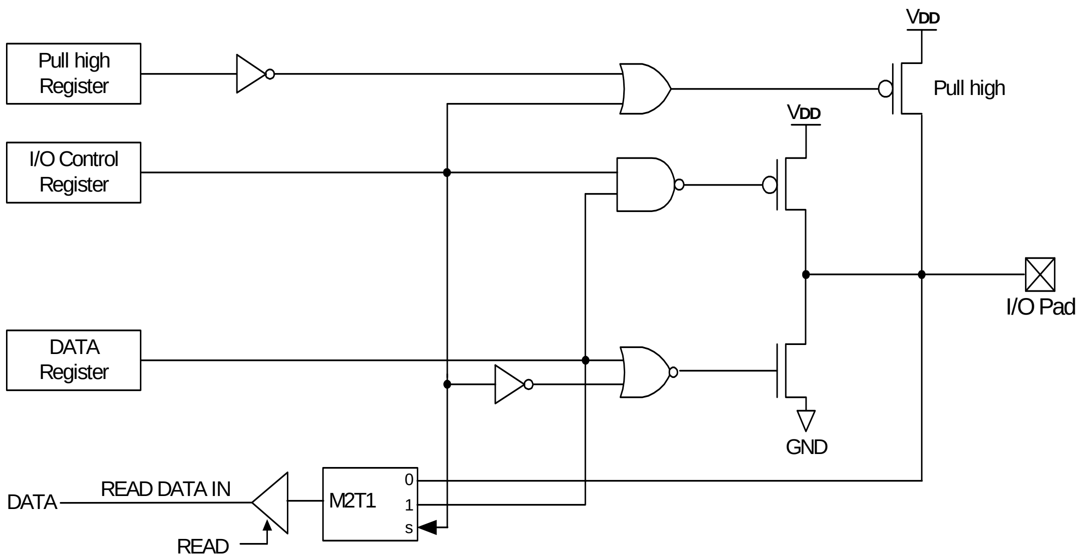
PA (/B/C/D/E/F/G/H/I/J) PCR.n, (n = 0, 1, 2, 3), PKPCR.n (n = 0, 1)
0: 设置为输入口。(初始值)
1: 设置为输出口。

系统寄存器$398 - $3A2: 端口上拉控制寄存器

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$398	PPACR.3	PPACR.2	PPACR.1	PPACR.0	读/写	PORTA 上拉控制寄存器
$399	PPBCR.3	PPBCR.2	PPBCR.1	PPBCR.0	读/写	PORTB 上拉控制寄存器
$39A	-	PPCCR.2	PPCCR.1	PPCCR.0	读/写	PORTC 上拉控制寄存器
$39B	PPDCR.3	PPDCR.2	PPDCR.1	PPDCR.0	读/写	PORTD 上拉控制寄存器
$39C	PPECR.3	PPECR.2	PPECR.1	PPECR.0	读/写	PORTE 上拉控制寄存器
$39D	PPFCR.3	PPFCR.2	PPFCR.1	PPFCR.0	读/写	PORTF 上拉控制寄存器
$39E	PPGCR.3	PPGCR.2	PPGCR.1	PPGCR.0	读/写	PORTG 上拉控制寄存器
$39F	PPHCR.3	PPHCR.2	PPHCR.1	PPHCR.0	读/写	PORTH 上拉控制寄存器
$3A0	PPICR.3	PPICR.2	PPICR.1	PPICR.0	读/写	PORTI 上拉控制寄存器
$3A1	PPJCR.3	PPJCR.2	PPJCR.1	PPJCR.0	读/写	PORTJ 上拉控制寄存器
$3A2	-	-	PPKCR.1	PPKCR.0	读/写	PORTK 上拉控制寄存器

PA (/B/D/E/F/G/H/I/J) CR.n, (n = 0, 1, 2, 3), PKCR.n (n = 0, 1), PCCR.n (n = 0, 1, 2)
0: 禁止内部上拉电阻。(初始值)
1: 允许内部上拉电阻。

I/O引脚的等效电路



PORTA.3 - 0 共用为 LCD 或 LED 显示 SEG4 - SEG1 信号输出，也可以共用为自动键盘扫描 KEY_I4 - 1 输入。
PORTB.3 - 0 共用为 ADC AN3 - 0 输入通道。
PORTC.0 共用为 PLL_C，如果允许 PLL，该端口须连接阻容网络。
当 SH69P55A/69K55A 使用外部 RC 振荡器或者内部 RC 振荡器作为系统振荡器时，OSCO 引脚可以通过代码选项设置为 PORTC.1。
当 SH69P55A/69K55A 使用内部 RC 振荡器作为系统振荡器时, OSCI 引脚可以通过代码选项设置为 PORTC.2。
RESET 引脚可以通过代码选项，设置为 PORTC.3。
PORTD.3 - 0 共用为 LCD 或 LED 显示的 COM1 - COM4 信号输出，也可以共用为自动键盘扫描 KEY_O4 - 1 信号输出。
PORTE.3 - 0 共用为 LCD 显示的 COM5 - COM8 或 SEG20 - SEG17 信号输出，且 PORTE.3 - 2 可以共用为 LED 显示的 COM5 - COM6 信号输出。
PORTF.3 - 0 共用为 LCD 或 LED 显示的 SEG8 - SEG5 信号输出，且 PORTF.0 共用为自动键盘扫描的 KEY_I 信号输入。
PORTG.0 共用为 PWM 输出。
PORTG.1 共用为 TONE 输出或 ADC AN9 输入。
PORTG.2 共用为 T0 输入或 ADC 参考电压输入。
PORTG.3 共用为 T2 输入 ADC AN8 输入。
PORTH.3 - 0 共用为 LCD 显示的 SEG16 - SEG13 信号输出。
PORTI.3 - 0 共用为 LCD 显示的 SEG12 - SEG9 信号输出。
PORTJ.3 - 0 共用为 ADC AN7 - 4 输入通道。

重要事项:

- 在 32 引脚封装中，须选择 PORTH.0, PORTH.1 和 PORTI - K 输出为 0 (端口控制寄存器 (PCR): $394 = xx11B, $395 - $396 = 1111B, $397 = 0011B 和端口数据寄存器 (PDR): $38F = xx00B 和$390 - $391 = 0000B, $392 = 0000B)。
- 在 28 引脚封装中，须选择 PORTD, PORTF, PORTH, PORTI.3 - 2 和 PORTK 输出为 0 (端口控制寄存器 (PCR): $1B, $1D, $394 = 1111B, $395 = 11xxB, $397 = 0011B 和端口数据寄存器 (PDR): $0B $0D, $38F = 0000B, $390 = 00xxB, $392 = 0000B)。
- 在 SH69P55A/69K55A，每个输出端口包含一个锁存器，用来保存输出数据。在输出模式下写端口数据寄存器 (PDR) 可以直接传输数据到相应的端口。所有输入端口不包含锁存器，所以外部输入电平要一直保持到端口读取动作完成。端口控制寄存器的内容决定每个双向 I/O 端口是输入或输出端口，写“0”到端口控制寄存器 (PCR) 设置端口为输入模式，写“1”到端口控制寄存器 (PCR) 设置端口为输出模式。当选择一个数字 I/O 端口作为输出端口时，相应端口位读取输出数据锁存器的值，而非端口的外部电平。当选择一个数字 I/O 端口作为输入端口时，相应端口位读取的值与相应端口的外部电平相关。无论端口控制寄存器 (PCR) 的状态如何，输出数据锁存器总是可写入。因此，当使用输入和输出混合模式下的端口时，选择这些端口的输出锁存器的内容作为输入可能通过执行逻辑指令而重写。所以强烈要求在从输入模式转换到输出模式时，改变在端口控制寄存器 (PCR) 的相应位之前在端口数据寄存器 (PDR) 中写入适当的数据，避免干扰相关端口。

■ **端口中断**

PORTB 和 PORTC 用作端口中断源。由于 PORTB 和 PORTC 是位可编程的 I/O，因此只有 PORTB 和 PORTC 用作通用输入端口时，引脚上 VDD 到 GND 的跳变才能产生端口中断。而当 PORTB 和 PORTC 用作模拟输入（ADC 输入等）时，无法产生中断请求。

中断控制标志映像为系统寄存器的$388，$38A。通过软件可以读写这两个寄存器。芯片复位后所有标志被清 0。端口中断可以用来将 CPU 从 HALT 或者 STOP 模式唤醒。

系统寄存器$388, $38A: 端口中断允许标志寄存器

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$388	PBIEN.3	PBIEN.2	PBIEN.1	PBIEN.0	读/写	PORTB 中断允许标志寄存器
$38A	PCIEN.3	PCIEN.2	PCIEN.1	PCIEN.0	读/写	PORTC 中断允许标志寄存器

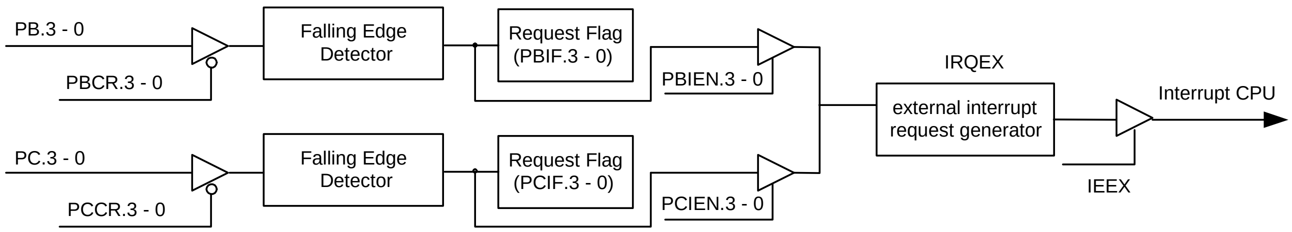
PB/CIEN.n, (n = 0, 1, 2, 3)
0: 禁止端口中断。(初始值)
1: 允许端口中断。

系统寄存器$389, $38B: 端口中断请求标志寄存器

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$389	PBIF.3	PBIF.2	PBIF.1	PBIF.0	读/写	PORTB 中断请求标志寄存器
$38B	PCIF.3	PCIF.2	PCIF.1	PCIF.0	读/写	PORTC 中断请求标志寄存器

PB/CIF.n, (n = 0, 1, 2, 3)
0: 没有发生端口中断。(初始值)
1: 已经发生端口中断。
该寄存器只能清 0。

以下为端口中断功能模块图，仅供参考。



端口中断编程注意事项:

■ PORTB & PORTC 端口的任何一个引脚上电平出现由 VDD 到 GND 的转换将置 PBIF.x 或 PCIF.x 为 1，而跟 PORTB 和 PORTC 其它引脚上的电平无关。

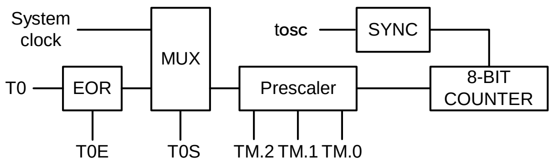
■ 如果 PBIEN.x (或者 PCIEN.x) = 1 和 IEEX = 1, PORTB (或者 PORTC) 的 x 输入引脚上电平出现由 VDD 到 GND 的转换将产生一个中断请求 (PBIF.x = 1 或者 PCIF.x = 1) 并中断 CPU，而跟 PORTB (或者 PORTC) 其它引脚上的电平无关。

7. 定时器/计数器 (Timer)

SH69P55A/69K55A 有 3 个定时器：两个 8 位定时器 (Timer0, Timer1) 和一个 16 定时器 (Timer2)。

8 位 Timer 有下述特性:
- 8 位递增计数
- 自动重载
- 8 级预分频
- 计数值由$FF 到$00 时，产生溢出中断请求。

Timer 框图:



Timer 功能:
- 可编程定时功能
- 计数值可读

7.1. Timer0 和 Timer1 结构和操作

Timer0和Timer1都由一个8位只写载入寄存器 (TL0L, TL0H和TL1L, TL1H) 和一个8位只读计数器 (TC0L, TC0H和TC1L, TC1H) 构成。每个计数器由低四位和高四位组成。将数据写入载入寄存器 (TL0L, TL0H和TL1L, TL1H) 就可以初始化Timer。

当高 4 位载入寄存器被写入或 Timer 计数值由$FF 到$00 溢出时, Timer 将自动载入预设值。

由于寄存器的高 4 位控制 Timer 的读写操作，使用中请根据以下步骤操作:

写操作:

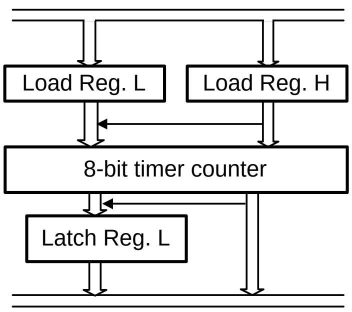
先写低四位

再写高四位以更新计数器

读操作:

先读高四位

再读低四位



7.2. Timer0和Timer1模式寄存器

通过设置Timer模式寄存器 (T0M, T1M) 可以使Timer工作在不同的模式。

系统时钟经过预分频器分频后，进入计数器。Timer模式寄存器中的TxM.2-0用于设定分频比。

表 1. Timer0 模式寄存器 ($02)

T0M.2	T0M.1	T0M.0	预分频器分频比	时钟源
0	0	0	$/2^{11}$	系统时钟/T0
0	0	1	$/2^{9}$	系统时钟/T0
0	1	0	$/2^{7}$	系统时钟/T0
0	1	1	$/2^{5}$	系统时钟/T0
1	0	0	$/2^{3}$	系统时钟/T0
1	0	1	$/2^{2}$	系统时钟/T0
1	1	0	$/2^{1}$	系统时钟/T0
1	1	1	$/2^{0}$	系统时钟/T0

表 2. Timer1 模式寄存器 ($03)

T1M.2	T1M.1	T1M.0	预分频器分频比	时钟源
0	0	0	$/2^{11}$	系统时钟/2.048kHz
0	0	1	$/2^{9}$	系统时钟/2.048kHz
0	1	0	$/2^{7}$	系统时钟/2.048kHz
0	1	1	$/2^{5}$	系统时钟/2.048kHz
1	0	0	$/2^{3}$	系统时钟/2.048kHz
1	0	1	$/2^{2}$	系统时钟/2.048kHz
1	1	0	$/2^{1}$	系统时钟/2.048kHz
1	1	1	$/2^{0}$	系统时钟/2.048kHz

Timer0 的时钟源则通过下述控制寄存器选择:

系统寄存器:

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$02	T0S	-	-	-	读/写	第 3 位: T0 信号源选择寄存器
	0	X	X	X	读/写	Timer0 时钟源为系统时钟
	1	X	X	X	读/写	Timer0 时钟源为 T0 引脚输入脉冲

系统寄存器:

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$03	T0E	-	-	-	读/写	第 3 位: T0 信号沿选择寄存器
	0	X	X	X	读/写	T0 输入由高电平到低电平变化时计数
	1	X	X	X	读/写	T0 输入由低电平到高电平变化时计数

系统寄存器:

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$3C0	T1S	-	-	-	R/W	第 3 位: T1 信号源选择寄存器*
	0	X	X	X	R/W	Timer1 信号源为系统时钟*
	1	X	X	X	R/W	Timer1 信号源为 2.048kHz*

*: 当振荡器类型选择 32.768kHz 时，T1S 寄存器有效。否则，T1S 寄存器清零。

7.3. 外部时钟/事件 T0 作为 Timer0 的时钟源

当外部时钟/事件 T0 输入作为 Timer0 的时钟源时，它由 CPU 的系统时钟进行同步。这个外部信号源必须符合以下条件:

Timer 在一个指令周期中通过系统时钟进行采样，因此对外部时钟高电平（至少 2 tosc）和低电平（至少 2 tosc）的要求如下:

T0H (T0 高电平时间) $\geq 2 * \text{tosc} + \Delta T$

T0L (T0 低电平时间) $\geq 2 * \text{tosc} + \Delta T$; $\Delta T = 20\text{ns}$

当选择其它的分频比时, T0M 通过异步脉冲计数器来分频，且预分频器的输出信号是对称的。

那么:

$$\text{T0 high time} = \text{T0 low time} = \frac{N * T0}{2}$$

其中: T0 = Timer0 输入周期

N = 预分频值

因此，需要满足的条件是:

$$\frac{N * T0}{2} \geq 2 * \text{tosc} + \Delta T \quad \text{或} \quad T0 \geq \frac{4 * \text{tosc} + 2 * \Delta T}{N}$$

上述条件仅限于 T0 用作 Timer 输入时钟源，对 T0 脉宽没有限制。概括如下:

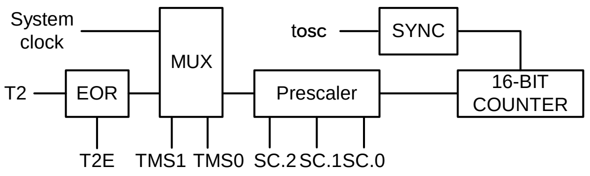
$$T0 = \text{Timer0 period} \geq \frac{4 * \text{tosc} + 2 * \Delta T}{N}$$

7.4. Timer2

16 位 Timer 有下述特性:

- 16 位递增计数
- 自动重载
- 8 级预分频
- 计数值由$FFFF 到$0000 时，产生溢出中断请求。

Timer 框图:



Timer 功能:

- 可编程定时功能
- 计数值可读

7.5. Timer2 结构和操作

Timer2 由一个 16 位只写载入寄存器（TL2L, TL2ML, TL2MH, TL2H）和一个 16 位只读计数器（TC2L，TC2ML，TC2MH，TC2H）构成。每个计数器由低四位和高四位组成。将数据写入载入寄存器（TL2L, TL2ML, TL2MH, TL2H）就可以初始化 Timer。

当高 4 位载入寄存器被写入或 Timer 计数值由$FFFF 到$0000 溢出时, Timer 将自动载入预设值。

由于寄存器的高 4 位控制 Timer 的读写操作，使用中请根据以下步骤操作:

写操作:

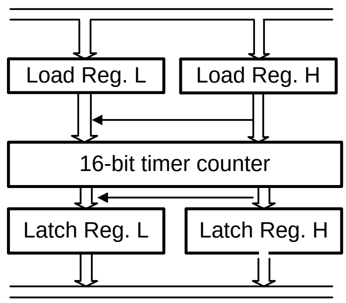
先写低四位

再写高四位以更新计数器

读操作:

先读高四位

再读低四位



7.6. Timer2 控制寄存器

Timer2 可工作在不同的模式：定时器模式，外部事件计数器模式，外部触发定时器模式和脉冲宽度测量模式。

Timer2 控制寄存器: $27

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$27	T2GO	DEC	TM2S1	TM2S0	读/写	第 1-0 位: Timer2 模式选择寄存器 第 3 位: Timer2 功能启动控制寄存器
	X	X	0	0	读/写	定时器模式
	X	X	0	1	读/写	外部事件计数器模式（T2 引脚输入)
	X	X	1	0	读/写	外部触发定时器模式（T2 引脚输入)
	X	X	1	1	读/写	脉冲宽度测量模式（T2 引脚输入)
	0	X	X	X	读/写	定时器/计数器停止（读：状态；写：命令) (默认)
	1	X	X	X	读/写	定时器/计数器开启（读：状态；写：命令)

(1) 定时器模式

在此模式下, Timer2 用内部系统时钟进行计数。当 Timer2 载入寄存器最高位 ($387) 被写入数据时, CPU 将 Timer2 载入寄存器 ($384 - $387) 载入递增计数器。如果设置 Timer2 控制寄存器 ($27) T2GO (bit3) 为 1 时, 递增计数器将开始计数。假如中断允许寄存器 ($00) IET2 (bit1)为 1, 当递增计数器从 FFFF 到 0000 溢出, 将产生 Timer2 中断。

当 Timer2 控制寄存器 ($27) T2GO (bit3) 已经被设置成 1 之后, 写 Timer2 载入寄存器 ($384 - $387) 不会再影响递增计数器的工作。只有 Timer2 控制寄存器 ($27) T2GO (bit3) 被清 0 后, 此时 Timer2 载入寄存器最高位 ($387) 被写入数据时, CPU 才会将 Timer2 载入寄存器 ($384 - $387) 载入递增计数器。

Timer2 预分频器: $15

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$15	T2E	T2SC.2	T2SC.1	T2SC.0	读/写	第 2-0 位: Timer2 预分频器分频比选择寄存器 第 3 位: T2 外部信号沿选择寄存器
	X	0	0	0	读/写	Timer2 时钟源: fosc/2^{13}
	X	0	0	1	读/写	Timer2 时钟源: fosc/2^{11}
	X	0	1	0	读/写	Timer2 时钟源: fosc/2^{9}
	X	0	1	1	读/写	Timer2 时钟源: fosc/2^{7}
	X	1	0	0	读/写	Timer2 时钟源: fosc/2^{5}
	X	1	0	1	读/写	Timer2 时钟源: fosc/2^{4}
	X	1	1	0	读/写	Timer2 时钟源: fosc/2^{3}
	X	1	1	1	读/写	Timer2 时钟源: fosc/2^{2}
	0	X	X	X	读/写	T2 输入由高电平到低电平变化时计数
	1	X	X	X	读/写	T2 输入由低电平到高电平变化时计数

(2) 外部事件计数器模式

在此模式下, Timer2 对 T2 引脚 (PORTG.3) 的外部时钟输入进行计数。Timer2 的预分频器 ($15) T2E (bit3) 可以选择外部输入时钟是上升沿有效还是下降沿有效。当 Timer2 载入寄存器最高位 ($387) 被写入数据时, CPU 将 Timer2 载入寄存器 ($384 - $387) 载入递增计数器。如果设置 Timer2 控制寄存器 ($27) T2GO (bit3) 为 1, 递增计数器将开始计数。假如中断允许寄存器 ($00) IET2 (bit1) 为 1, 当递增计数器从 FFFF 到 0000 溢出, 将产生 Timer2 中断。

当 Timer2 控制寄存器 ($27) T2GO (bit3) 已经被设置成 1 之后, 写 Timer2 载入寄存器 ($384 - $387) 不会再影响递增计数器的工作。只有 Timer2 控制寄存器 ($27) T2GO (bit3) 被清 0 后, 此时 Timer2 载入寄存器最高位 ($387) 被写入数据时, CPU 才会将 Timer2 载入寄存器 ($384 - $387) 载入递增计数器。

外部时钟源符合如下条件: Timer 在一个指令周期中通过系统时钟进行采样, 因此对外部时钟必须要维持高电平至少 2 个 tosc 和低电平至少 2 个 tosc。在此模式下, 预分频器电路不会影响外部时钟输入。也就是说, 输入时钟将绕过预分频器电路, 不管预分频器里面的值。所以, T2 外部时钟源周期 (T_E) 的限制描述如下:

T_E (周期时间) $\geq 4 * tosc + 2 * \Delta T$; $\Delta T = 20ns$

(3) 外部触发定时器模式

在此模式下，计数由一个 T2 引脚 (PORTG.3) 输入的外部信号触发。Timer2 的预分频器 ($15) T2E (bit3) 可以选择外部输入信号是上升沿有效还是下降沿有效。但是递增计数器的时钟源还是内部时钟。当 Timer2 载入寄存器最高位 ($387) 被写入数据时，CPU 将 Timer2 载入寄存器 ($384 - $387) 载入递增计数器。如果设置 Timer2 控制寄存器 ($27) T2GO (bit3) 为 1，此时，T2 输入引脚上的适当边沿信号会触发递增计数器将开始计数。假如中断允许寄存器 ($00) IET2 (bit1) 为 1，当递增计数器从 FFFF 到 0000 溢出，将产生 Timer2 中断。当 Timer2 中断产生时，递增计数器被暂停。递增计数器由 T2 输入引脚上的有效边沿信号重启。

当在 Timer2 控制寄存器 ($27) 内的 DEC (bit2) 为 1 时，T2 输入引脚上的有效上升沿 (下降沿) 开始计数，T2 输入引脚上的下降沿 (上升沿) 会使计数器停止计数，并且将 Timer2 载入寄存器 ($384 - $387) 重新载入递增计数器。输入适当的宽度的脉冲才能产生中断。当在 Timer2 控制寄存器 ($27) 内的 DEC (bit2) 为 0 时，非有效边沿输入将被忽视，递增计数器溢出之前，T2 输入的有效边沿也会被忽视。

当 Timer2 控制寄存器 ($27) T2GO (bit3) 已经被设置成 1 之后，写 Timer2 载入寄存器 ($384 - $387) 不会再影响递增计数器的工作。只有 Timer2 控制寄存器 ($27) T2GO (bit3) 被清 0 后，此时 Timer2 载入寄存器最高位 ($387) 被写入数据时，CPU 才会将 Timer2 载入寄存器 ($384 - $387) 载入递增计数器。

T2 引脚输入信号符合以下条件：系统时钟在每一个指令周期采样外部触发信号，因此外部触发信号必须要维持高电平至少 1/2 $t_{\text{Timer clock}}$ 或者低电平 1/2 $t_{\text{Timer clock}}$。在此模式下，Timer2 时钟的实际值由 Timer2 预分频寄存器来选择。所以，外部触发信号的周期时间 (T_E) 的限制描述如下：

$$T_E\ (\text{周期时间}) \geq 1 * t_{\text{Timer clock}} + 2 * \Delta T \qquad ; \Delta T = 20\text{ns}$$

$$T_E\ (\text{周期时间}) \geq (M * t_{OSC}) + 2 * \Delta T$$

此处 $M = 2^3, 2^4, 2^5, 2^6, 2^8, 2^{10}, 2^{12}$ 或 2^{14}

Timer2 控制寄存器$27 (在外部触发定时器模式下)

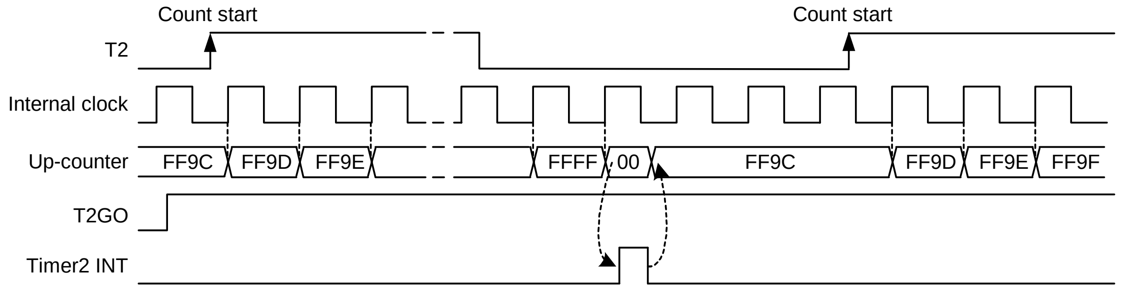
地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$27	T2GO	DEC	TM2S1	TM2S0	读/写	第 1-0 位: Timer2 模式选择寄存器
	X	0	1	0	读/写	忽视逆向边沿输入
	X	1	1	0	读/写	逆向边沿输入使内部递增计数器重载

Timer2 预分频寄存器$15 (在外部触发定时器和脉冲宽度测量模式下)

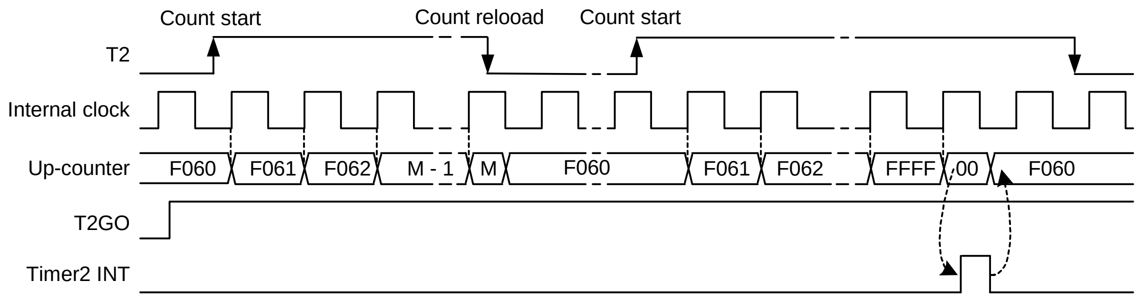
地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$15	T2E	T2SC.2	T2SC.1	T2SC.0	读/写	第 2-0 位: Timer2 预分频器分频比选择寄存器 第 3 位: T2 外部信号沿选择寄存器
	X	0	0	0	读/写	Timer2 时钟源: $fosc/2^{14}$
	X	0	0	1	读/写	Timer2 时钟源: $fosc/2^{12}$
	X	0	1	0	读/写	Timer2 时钟源: $fosc/2^{10}$
	X	0	1	1	读/写	Timer2 时钟源: $fosc/2^{8}$
	X	1	0	0	读/写	Timer2 时钟源: $fosc/2^{6}$
	X	1	0	1	读/写	Timer2 时钟源: $fosc/2^{5}$
	X	1	1	0	读/写	Timer2 时钟源: $fosc/2^{4}$
	X	1	1	1	读/写	Timer2 时钟源: $fosc/2^{3}$
	0	X	X	X	读/写	T2 输入下降沿有效 (默认)
	1	X	X	X	读/写	T2 输入上升沿有效

Timer2 载入/计数寄存器$384 - $387

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$384	T2D.3	T2D.2	T2D.1	T2D.0	读/写	Timer2 载入/计数器寄存器低位
$385	T2D.7	T2D.6	T2D.5	T2D.4	读/写	Timer2 载入/计数器寄存器中低位
$386	T2D.11	T2D.10	T2D.9	T2D.8	读/写	Timer2 载入/计数器寄存器中高位
$387	T2D.15	T2D.14	T2D.13	T2D.12	读/写	Timer2 载入/计数器寄存器高位



Trigger Start (DEC = 0)



Trigger Start and Stop (DEC = 1)

(4) 脉冲宽度测量模式

这种模式是 Timer2 在计数器模式下使用的一种特殊功能，计数开始于 T2 输入引脚上脉冲波形的一个有效边沿。当输入 T2 引脚的状态发生变化时，可以通过读取递增计数器的值来测量脉冲波形宽度。设置 Timer2 预分频寄存器 ($15) 中的 T2E (bit3) 来选择 T2 引脚输入的有效上升沿或下降沿。但是，递增计数器的时钟源是通过设置 Timer2 预分频寄存器 ($15) 的 T2M (Bit2-Bit0) 来选择的一个内部时钟。当 Timer2 控制寄存器 ($27) 的 T2GO (Bit3) 设置为 1 时，递增计数器的内容被自动重置为“0000H”。然后在 T2 输入引脚的一个上升 (下降) 沿信号会触发递增计数器开始计数。在下一个下降 (上升) 沿，计数值被单独载入 Timer2 载入寄存器。与此同时，如果中断允许寄存器 ($00) IET2 (Bit1) 设置为 1, Timer2 会产生中断。

当 Timer2 控制寄存器 ($27) DEC (Bit2) 为 0 时, Timer2 工作在单沿捕捉状态下。如果选择上升沿作为计数器触发信号，在下一个下降沿, Timer2 会产生中断请求。与此同时，递增计数器的内容被载入 Timer2 载入寄存器 ($384 - $387)，然后在计数器暂停，递增计数器被清零。当下 T2 引脚输入下一个上升沿时，递增计数器开始为另一个测量周期的计数。

当 Timer2 控制寄存器 ($27) 的 DEC (Bit2) 在为 1 时, Timer2 工作在双沿捕捉状态下。如果上升沿被选择作为计数器触发信号，在下一个下降沿, Timer2 会产生中断请求。与此同时，递增计数器的容量内容被载入 Timer2 载入寄存器 ($384 - $387)，然后计数器继续计数。当 T2 引脚输入下一个上升沿时, Timer2 也会产生中断请求。在这个时候，递增计数器的值再一次被载入 Timer2 载入寄存器 ($384 - $387)，然后递增计数器被清 0 并且在测量周期内继续计数。

在此模式下，在任何时候写入 Timer2 载入寄存器 ($384 - $387) 都不会再影响递增计数器的工作。

在此模式下, T2 引脚输入脉冲信号必须符合以下条件。脉冲信号周期 T_E 的限制描述如下:

$$T_E\ (\text{周期时间}) \geq 1 * t_{Timer\ clock} + 2 * \Delta T \qquad ; \Delta T = 20ns$$

$$T_E\ (\text{周期时间}) \geq (M * tosc) + 2 * \Delta T$$

在此 M (对于 Timer2 中断时钟的预分频值) = 2^3, 2^4, 2^5, 2^6, 2^8, 2^{10}, 2^{12} 或 2^{14}

但是，为了在程序运行中得到正确的脉冲宽度测量值，相应的 Timer2 中断子程序需足够的等待周期。

所以，如果在 Timer2 控制寄存器 ($27) DEC (Bit2) 为 0 时, Timer2 为单沿捕捉操作。对于 T_E 周期时间的应用限制描述如下:

$$T_E \text{ (周期时间)} \geq 14 * t_{System\ clock}$$

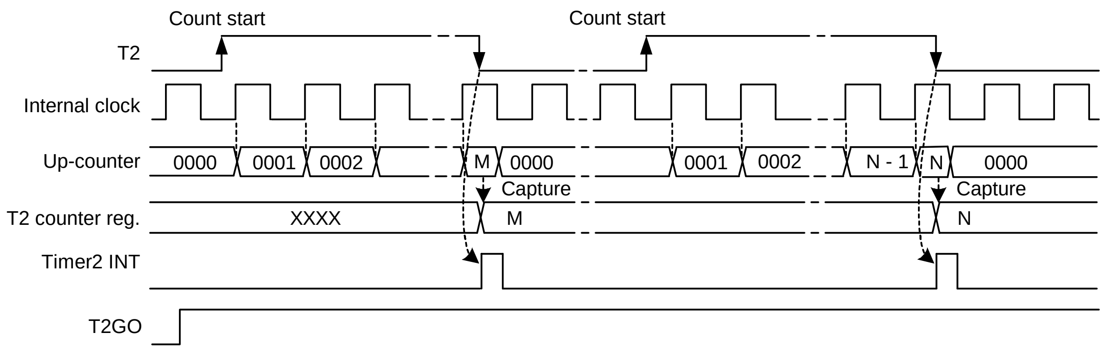
$$T_E \text{ (周期时间)} \geq 14 * 4 * t_{OSC}$$

在应用中，这两个如上所示方程式的最大值有效。

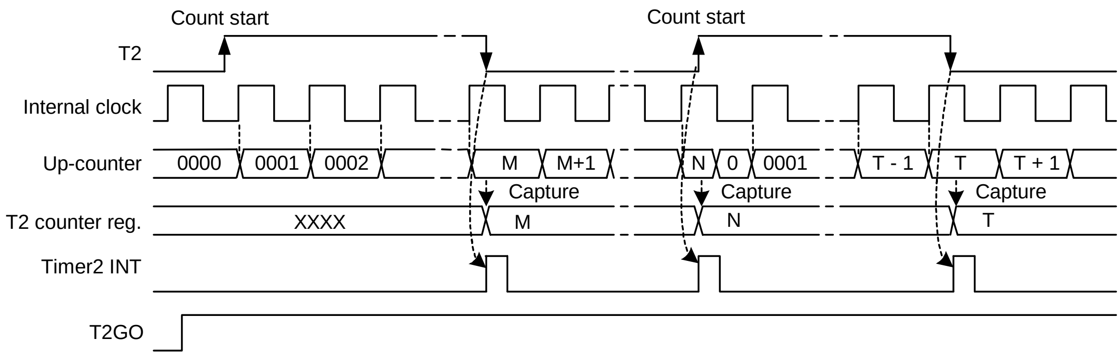
所以，如果在 Timer2 控制寄存器 ($27) DEC (Bit2) 为 1 时, Timer2 为双沿捕捉操作。对于 T2 输入高或低电平周期时间 (T_E) 的限制描述如下:

$$T_E \text{ (高或低电平周期时间)} \geq 14 * t_{System\ clock}$$

$$T_E \text{ (高或低电平周期时间)} \geq 14 * 4 * t_{OSC}$$



One edge capture (DEC = 0)



Double edge capture (DEC = 1)

Timer2 控制寄存器$27 (在脉冲宽度测量模式下)

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$27	T2GO	DEC	TM2S1	TM2S0	读/写	第 1-0 位: Timer2 模式选择寄存器 第 2 位: 单/双沿捕捉选择寄存器
	X	0	1	1	读/写	设置成单沿捕捉
	X	1	1	1	读/写	设置成双沿捕捉

8. 液晶显示 (LCD) 驱动器

LCD 驱动器包含一个控制器，一个电压发生器, 4-8 COM 驱动器焊垫/引脚和 16-20SEG 驱动器焊垫/引脚。驱动器可编程为三种驱动模式: 1/4 占空比和 1/3 偏置电压, 1/6 占空比和 1/3 偏置电压和 1/8 占空比和 1/4 偏置电压。驱动模式可通过系统寄存器$29 控制。当使用 1/4 占空比和 1/3 偏置电压模式时, COM8-5 被共用为 SEG17-20。当使用 1/6 占空比和 1/3 偏置电压模式时, COM8-7 被共用为 SEG17-18。控制器由显示数据 RAM 和占空比发生器组成。

LCD SEG1-20 可以作为输出端口，通过系统寄存器$2E 的第 2-0 位选择。当 SEG1-20 被选择作为输出端口，用户应当写数据到相同地址 ($08, $0C-$0D, $38F-$390) 的第 3-0 位。LCD COM1-8 可以作为 I/O 端口 (PORTD, PORTE)，通过系统寄存器$29 的第 2 位选择。LCD COM1-6 和 SEG1-8 可以共用为 LED 驱动应用。如果需要, LCD RAM 可以用作数据存储器。

当执行了“STOP”指令后, LCD 驱动器将关闭，但是 LCD RAM 中的数据将保持不变。

当 LCD 驱动器被关闭时, COM 和 SEG 都输出低电平。

在使用 LCD 驱动器之前, LEDEN 位 (在$2B 中的 Bit3) 必须为“0”。

LCD 控制寄存器: $29

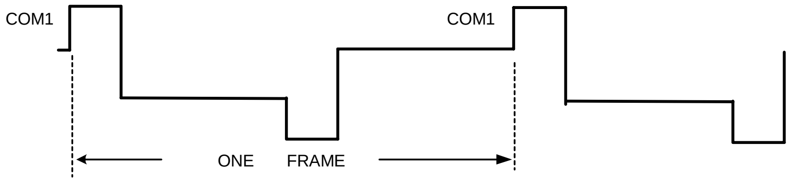
地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$29	LCDON	DUTY2	DUTY1	DUTY0	读/写	第 2-0 位: 占空比和 COM 设置寄存器 第 3 位: LCD 打开设置寄存器
	0	X	X	X	读/写	LCD 关闭
	1	X	X	X	读/写	LCD 打开
	X	0	X	X	读/写	PORTD 和 PORTE 作为 I/O 端口
	X	1	0	0	读/写	设置 1/4 占空比。PORTD.3 - 0 作为 COM1 - 4, PORTE 作为 I/O
	X	1	0	1	读/写	设置 1/4 占空比。PORTE.3 - 0 作为 COM5 - 8, PORTD 作为 I/O
	X	1	1	0	读/写	设置 1/6 占空比。PORTD.3 - 0 作为 COM1 - 4, PORTE3 - 2 作为 COM5 - 6, PORTE1 - 0 作为 I/O
	X	1	1	1	读/写	设置 1/8 占空比。PORTD.3 - 0 作为 COM1 - 4, PORTE3 - 0 作为 COM5 - 8

注意:

1.如果 $3C1≠0000B, $3C1 寄存器控制 LCD 帧频.

COM	FOSC 代码选项	Osc 范围	LCD 帧频
4	00	4M-8M	fosc/(20480*(LPS+1))
	01	2M-4M	fosc/(10240*(LPS+1))
	10	1M-2M	fosc/(5120*(LPS+1))
	11	400k-1M	fosc/(2560*(LPS+1))
	xx	32.768k	fosc/(160*(LPS+1))
6	00	4M-8M	fosc/(28672*(LPS+1))
	01	2M-4M	fosc/(14336*(LPS+1))
	10	1M-2M	fosc/(7168*(LPS+1))
	11	400k-1M	fosc/(3584*(LPS+1))
	xx	32.768k	fosc/(224*(LPS+1))
8	00	4M-8M	fosc/(36864*(LPS+1))
	10	2M-4M	fosc/(18432*(LPS+1))
	01	1M-2M	fosc/(9216*(LPS+1))
	11	400k-1M	fosc/(4608*(LPS+1))
	xx	32.768k	fosc/(288*(LPS+1))

*: LPS=LPS3~LPS0



LCD 输出帧信号

下表为推荐设置：

OSC CLK	OTP 代码选项	LPS	8COM FLCD(Hz)	LPS	6COM FLCD(Hz)	LPS	4COM FLCD(Hz)
8M	00	05H	36	07H	35	0AH	35
7M	00	04H	38	06H	35	0BH	34
6M	00	03H	40	05H	35	07H	36
5M	00	03H	33	04H	35	06H	35
4.0001M	00	02H	36	03H	35	04H	39
4M	01	05H	36	07H	35	0AH	35
3M	01	03H	40	05H	35	07H	36
2.0001M	01	02H	36	03H	35	04H	39
2M	10	05H	36	07H	35	0AH	35
1.0001M	10	02H	36	03H	35	04H	39
1M	11	05H	36	07H	35	0AH	35
500k	11	02H	36	03H	35	04H	39
32.768k	xx	02H	38	03H	36	05H	34

2. 如果$3C1=0000B ，LCD 时钟从 OSC 分频，所以 LCD 帧频将随着 OSC 频率和 FOSC 代码选项的变化而做出相应的变化。(具体请参考第 56 页)

COM	FOSC 代码选项	LCD 帧频	Osc 范围	举例
4	00	fosc/40,960	4M-8M	fosc = 4M, fLCD = 97.5Hz
	01	fosc/20,480	2M-4M	fosc = 2M, fLCD = 97.5Hz
	10	fosc/10,240	1M-2M	fosc = 1M, fLCD = 97.5Hz
	11	fosc/5,120	400k-1M	fosc = 500k, fLCD = 97.5Hz
	xx	fosc/320	32.768k	fosc = 32.768k, fLCD = 102.4Hz
6	00	fosc/57,344	4M-8M	fosc = 4M, fLCD = 69.5Hz
	01	fosc/28,672	2M-4M	fosc = 2M, fLCD = 69.5Hz
	10	fosc/14,336	1M-2M	fosc = 1M, fLCD = 69.5Hz
	11	fosc/7,168	400k-1M	fosc = 500k, fLCD = 69.5Hz
	xx	fosc/448	32.768k	fosc = 32.768k, fLCD = 73Hz
8	00	fosc/73,728	4M-8M	fosc = 4M, fLCD = 54Hz
	10	fosc/36,864	2M-4M	fosc = 2M, fLCD = 54Hz
	01	fosc/18,432	1M-2M	fosc = 1M, fLCD = 54Hz
	11	fosc/9,216	400k-1M	fosc = 500k, fLCD = 54Hz
	xx	fosc/576	32.768k	fosc = 32.768k, fLCD = 57Hz

3. SH69P55A/69K55A 有 LCD 驱动器和 LED 驱动器，同一时间只有一个有效。 如果 LEDEN = 1，LCD 驱动器被禁止；如果 LEDEN = 0, LED 驱动器被禁止。

SEG 配置寄存器: $2E

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$2E	RLCD	PS2	PS1	PS0	读/写	第 2-0 位: SEG 配置寄存器 (请参考下表) 第 3 位: LCD 偏置电阻设置寄存器

PS2	PS1	PS0	PE.3	PE.2	PE.1	PE.0	PH.3	PH.2	PH.1	PH.0	PI.3	PI.2	PI.1	PI.0	PF.3	PF.2	PF.1	PF.0	PA.3	PA.2	PA.1	PA.0
0	0	0	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O
0	0	1	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	S5	S4	S3	S2	S1
0	1	0	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	S6	S5	S4	S3	S2	S1
0	1	1	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	S7	S6	S5	S4	S3	S2	S1
1	0	0	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	S8	S7	S6	S5	S4	S3	S2	S1
1	0	1	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O	S12	S11	S10	S9	S8	S7	S6	S5	S4	S3	S2	S1
1	1	0	I/O	I/O	I/O	I/O	S16	S15	S14	S13	S12	S11	S10	S9	S8	S7	S6	S5	S4	S3	S2	S1
1	1	1	S20	S19	S18	S17	S16	S15	S14	S13	S12	S11	S10	S9	S8	S7	S6	S5	S4	S3	S2	S1

*Sx = SEGx

如果 PORTE3 - 0 共用为 COM5 - 8 的 LCD 显示，那么 PORTE0 - 3 不能共用为 SEG20 - 17。

在 LCD 打开前请正确配置 SEGs 和 COMs。

LCD RAM 配置: (1/4 占空比, 1/3 偏置, 4COM X 20SEG, COM 用 COM1 - 4, SEG 用 SEG1 - 20)

地址	第 3 位	第 2 位	第 1 位	第 0 位	地址	第 3 位	第 2 位	第 1 位	第 0 位
	COM4	COM3	COM2	COM1		COM4	COM3	COM2	COM1
$300	SEG1	SEG1	SEG1	SEG1	$30A	SEG11	SEG11	SEG11	SEG11
$301	SEG2	SEG2	SEG2	SEG2	$30B	SEG12	SEG12	SEG12	SEG12
$302	SEG3	SEG3	SEG3	SEG3	$30C	SEG13	SEG13	SEG13	SEG13
$303	SEG4	SEG4	SEG4	SEG4	$30D	SEG14	SEG14	SEG14	SEG14
$304	SEG5	SEG5	SEG5	SEG5	$30E	SEG15	SEG15	SEG15	SEG15
$305	SEG6	SEG6	SEG6	SEG6	$30F	SEG16	SEG16	SEG16	SEG16
$306	SEG7	SEG7	SEG7	SEG7	$310	SEG17	SEG17	SEG17	SEG17
$307	SEG8	SEG8	SEG8	SEG8	$311	SEG18	SEG18	SEG18	SEG18
$308	SEG9	SEG9	SEG9	SEG9	$312	SEG19	SEG19	SEG19	SEG19
$309	SEG10	SEG10	SEG10	SEG10	$313	SEG20	SEG20	SEG20	SEG20

LCD RAM 配置: (1/4 占空比, 1/3 偏置, 4COM X 16SEG, COM 用 COM5 - 8, SEG 用 SEG1 - 16)

地址	第 3 位	第 2 位	第 1 位	第 0 位	地址	第 3 位	第 2 位	第 1 位	第 0 位
	COM8	COM7	COM6	COM5		COM8	COM7	COM6	COM5
$300	SEG1	SEG1	SEG1	SEG1	$308	SEG9	SEG9	SEG9	SEG9
$301	SEG2	SEG2	SEG2	SEG2	$309	SEG10	SEG10	SEG10	SEG10
$302	SEG3	SEG3	SEG3	SEG3	$30A	SEG11	SEG11	SEG11	SEG11
$303	SEG4	SEG4	SEG4	SEG4	$30B	SEG12	SEG12	SEG12	SEG12
$304	SEG5	SEG5	SEG5	SEG5	$30C	SEG13	SEG13	SEG13	SEG13
$305	SEG6	SEG6	SEG6	SEG6	$30D	SEG14	SEG14	SEG14	SEG14
$306	SEG7	SEG7	SEG7	SEG7	$30E	SEG15	SEG15	SEG15	SEG15
$307	SEG8	SEG8	SEG8	SEG8	$30F	SEG16	SEG16	SEG16	SEG16

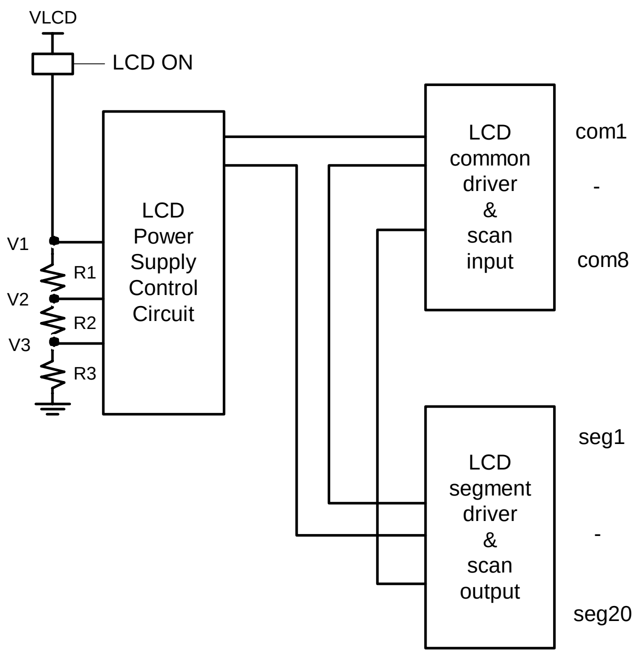
LCD RAM 配置: (1/6 占空比, 1/3 偏置, 6COM X 18SEG, COM 用 COM1 - 6, SEG 用 SEG1 - 18)

地址	第 3 位	第 2 位	第 1 位	第 0 位	地址	第 3 位	第 2 位	第 1 位	第 0 位
	COM4	COM3	COM2	COM1		-	-	COM6	COM5
$300	SEG1	SEG1	SEG1	SEG1	$320	-	-	SEG1	SEG1
$301	SEG2	SEG2	SEG2	SEG2	$321	-	-	SEG2	SEG2
$302	SEG3	SEG3	SEG3	SEG3	$322	-	-	SEG3	SEG3
$303	SEG4	SEG4	SEG4	SEG4	$323	-	-	SEG4	SEG4
$304	SEG5	SEG5	SEG5	SEG5	$324	-	-	SEG5	SEG5
$305	SEG6	SEG6	SEG6	SEG6	$325	-	-	SEG6	SEG6
$306	SEG7	SEG7	SEG7	SEG7	$326	-	-	SEG7	SEG7
$307	SEG8	SEG8	SEG8	SEG8	$327	-	-	SEG8	SEG8
$308	SEG9	SEG9	SEG9	SEG9	$328	-	-	SEG9	SEG9
$309	SEG10	SEG10	SEG10	SEG10	$329	-	-	SEG10	SEG10
$30A	SEG11	SEG11	SEG11	SEG11	$32A	-	-	SEG11	SEG11
$30B	SEG12	SEG12	SEG12	SEG12	$32B	-	-	SEG12	SEG12
$30C	SEG13	SEG13	SEG13	SEG13	$32C	-	-	SEG13	SEG13
$30D	SEG14	SEG14	SEG14	SEG14	$32D	-	-	SEG14	SEG14
$30E	SEG15	SEG15	SEG15	SEG15	$32E	-	-	SEG15	SEG15
$30F	SEG16	SEG16	SEG16	SEG16	$32F	-	-	SEG16	SEG16
$310	SEG17	SEG17	SEG17	SEG17	$330	-	-	SEG17	SEG17
$311	SEG18	SEG18	SEG18	SEG18	$331	-	-	SEG18	SEG18

LCD RAM 配置: (1/8 占空比, 1/4 偏置, 8COM X 16SEG, COM 用 COM1 - 8, SEG 用 SEG1 - 16)

地址	第 3 位	第 2 位	第 1 位	第 0 位	地址	第 3 位	第 2 位	第 1 位	第 0 位
	COM4	COM3	COM2	COM1		COM8	COM7	COM6	COM5
$300	SEG1	SEG1	SEG1	SEG1	$320	SEG1	SEG1	SEG1	SEG1
$301	SEG2	SEG2	SEG2	SEG2	$321	SEG2	SEG2	SEG2	SEG2
$302	SEG3	SEG3	SEG3	SEG3	$322	SEG3	SEG3	SEG3	SEG3
$303	SEG4	SEG4	SEG4	SEG4	$323	SEG4	SEG4	SEG4	SEG4
$304	SEG5	SEG5	SEG5	SEG5	$324	SEG5	SEG5	SEG5	SEG5
$305	SEG6	SEG6	SEG6	SEG6	$325	SEG6	SEG6	SEG6	SEG6
$306	SEG7	SEG7	SEG7	SEG7	$326	SEG7	SEG7	SEG7	SEG7
$307	SEG8	SEG8	SEG8	SEG8	$327	SEG8	SEG8	SEG8	SEG8
$308	SEG9	SEG9	SEG9	SEG9	$328	SEG9	SEG9	SEG9	SEG9
$309	SEG10	SEG10	SEG10	SEG10	$329	SEG10	SEG10	SEG10	SEG10
$30A	SEG11	SEG11	SEG11	SEG11	$32A	SEG11	SEG11	SEG11	SEG11
$30B	SEG12	SEG12	SEG12	SEG12	$32B	SEG12	SEG12	SEG12	SEG12
$30C	SEG13	SEG13	SEG13	SEG13	$32C	SEG13	SEG13	SEG13	SEG13
$30D	SEG14	SEG14	SEG14	SEG14	$32D	SEG14	SEG14	SEG14	SEG14
$30E	SEG15	SEG15	SEG15	SEG15	$32E	SEG15	SEG15	SEG15	SEG15
$30F	SEG16	SEG16	SEG16	SEG16	$32F	SEG16	SEG16	SEG16	SEG16

LCD 电源



LCD 偏置电阻选择

SEG 配置寄存器: $2E

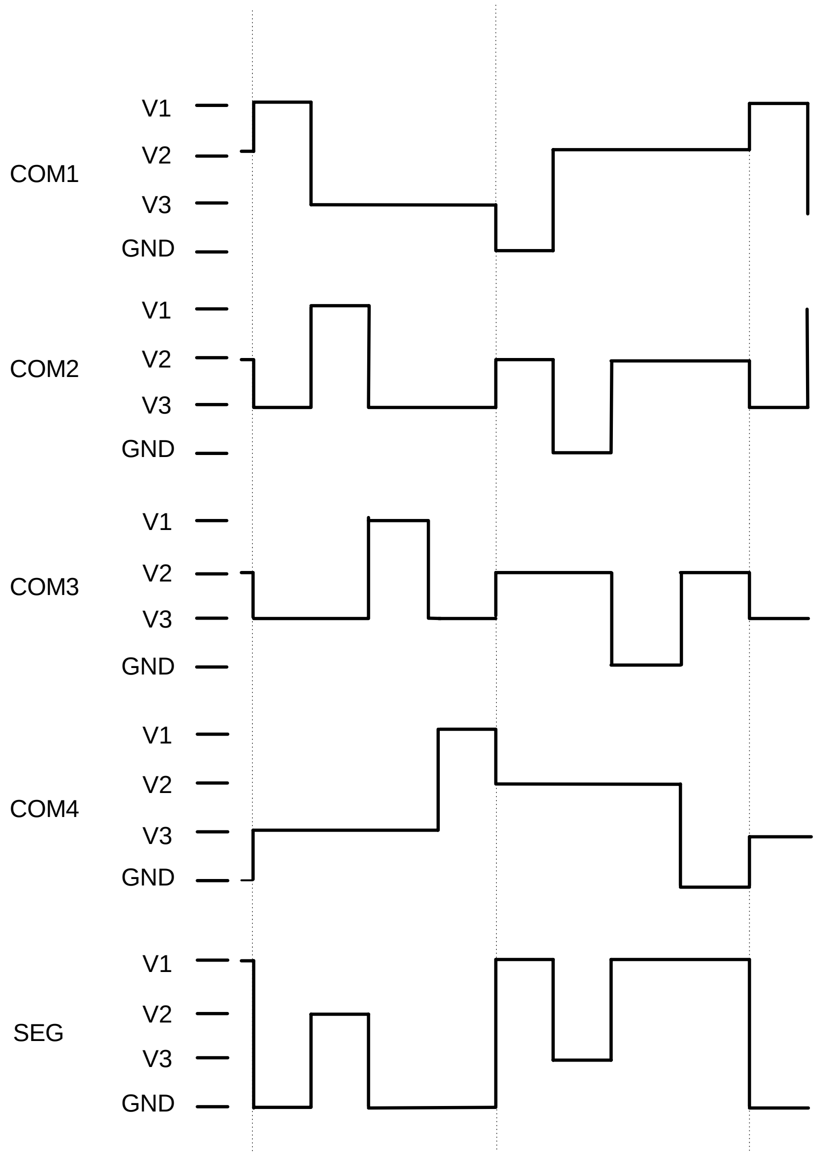
地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$2E	RLCD	-	-	-	读/写	第 3 位: LCD 偏置电阻设置寄存器
	0	X	X	X	读/写	R1 = R2 = R3 = 90k
	1	X	X	X	读/写	R1 = R2 = R3 = 10k
	X	X	X	X	读/写	R1 = R2 = R3 = 3k，如果 KEYEN = 1

当使用大负载 LCD 面板时，用户可以通过设置系统寄存器$2E Bit3 的值来增加偏置电流以得到更好的 LCD 显示效果。但是当使用阻值较小的偏置电阻时将会消耗更多的电流。

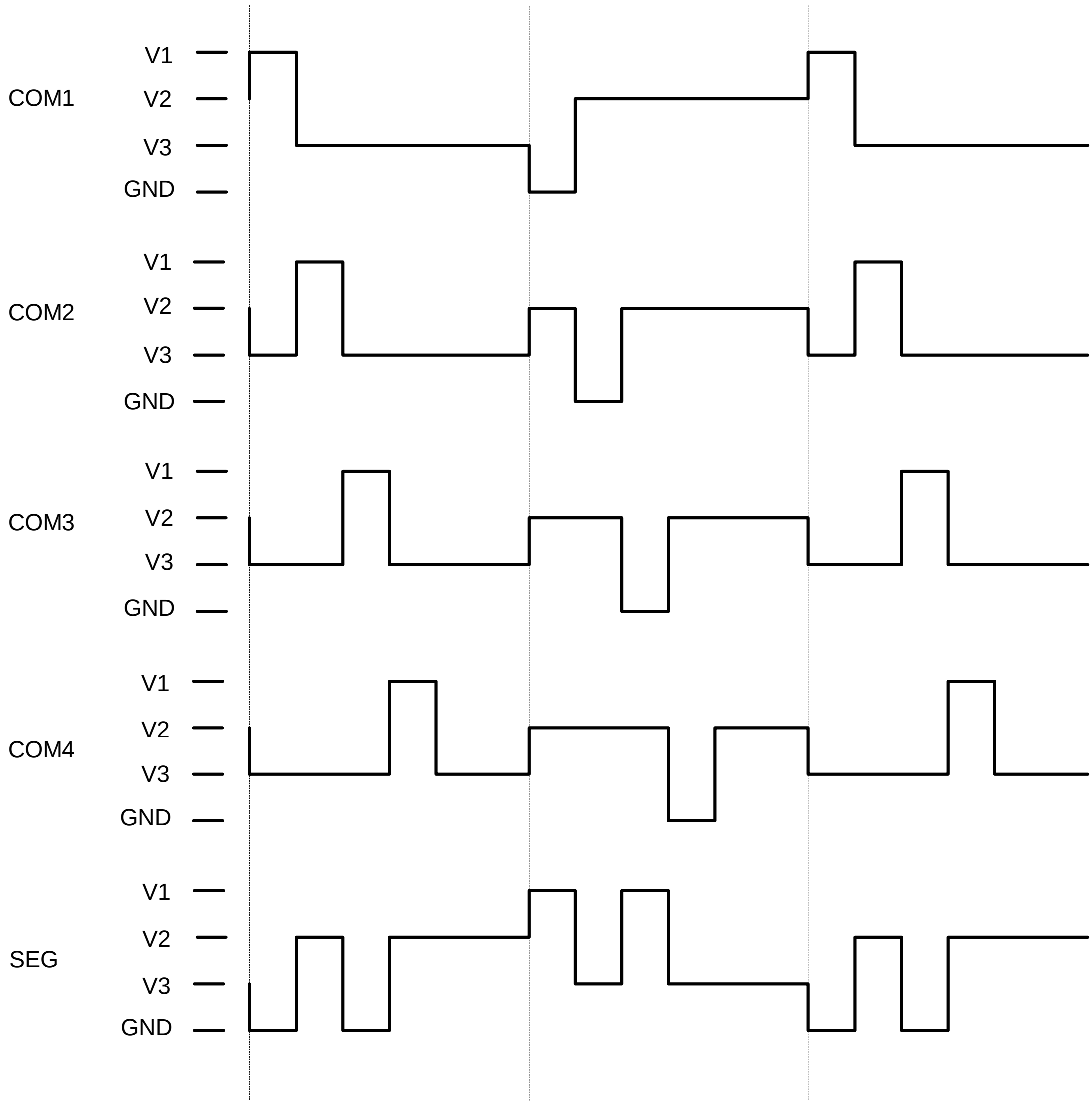
当 CPU 在 STOP 模式时，COM1-8 和 SEG1-20 端口输出低电平。

LCD 波形

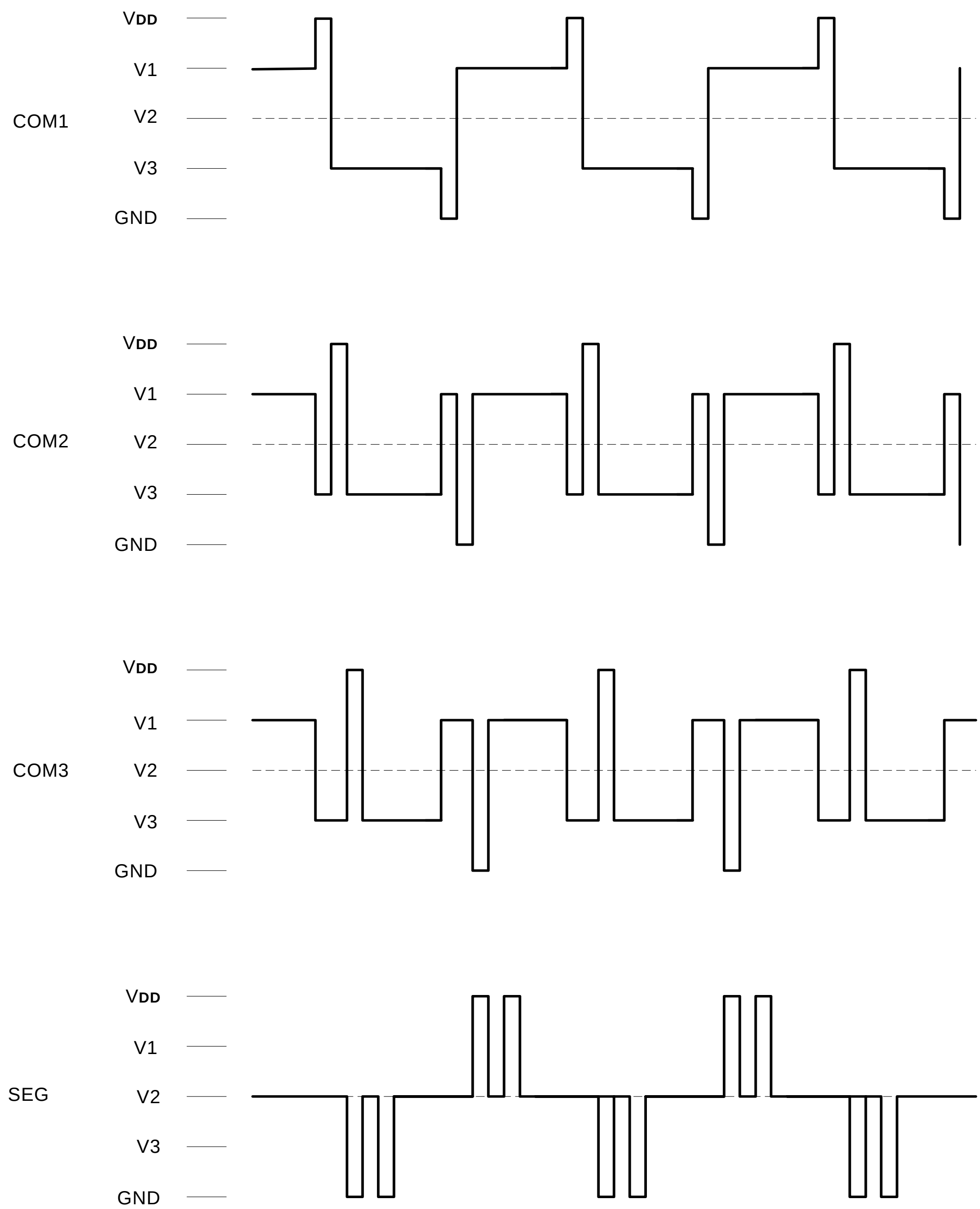
1/4 占空比, 1/3 偏置 LCD 波形



1/6 占空比, 1/3 偏置 LCD 波形



1/8 占空比, 1/4 偏置 LCD 波形



9. 共用为发光二极管 (LED) 驱动

LED 驱动器包含一个控制器，一个电压发生器，4-6 COM 驱动器焊垫/引脚和 8SEG 驱动器焊垫/引脚。驱动器可选择为三种驱动模式: 1/4 占空比, 1/5 占空比和 1/6 占空比。驱动模式可通过系统寄存器$2B 控制。控制器由显示数据 RAM 和占空比发生器组成。

LED SEG1-8 可以作为输出端口，通过系统寄存器$2E 的第 2-0 位选择。当 SEG1-8 被选择作为输出端口，用户应当写 0 到$2E bit0-Bit2。LED COM1 - 6 可以作为 I/O 端口 (PORTD, PORTE)，通过系统寄存器$2B 的第 1-0 位选择。

内建 LED 驱动器可以直接驱 LED。COM 至少可以接受 200mA 的灌电流。详细信息请参考应用电路。在设置 LED 驱动器之前，LEDEN (在$2B 中的 Bit3) 必须设置为 1。

LED 驱动器占空比控制寄存器: $2B

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$2B	LEDEN	LEDON	EDUTY1	EDUTY0	读/写	第 1-0 位: 占空比和 COM 设置寄存器 第 2 位: LED 驱动器设置寄存器 第 3 位: LED 方式选择寄存器
	0	X	X	X	读/写	选择 LCD 模式
	1	X	X	X	读/写	选择 LED 模式
	1	0	X	X	读/写	LED 驱动器关闭
	1	1	X	X	读/写	LED 驱动器打开
	1	X	0	0	读/写	PORTD.3 - 0 和 PORTE.3 - 2 作为 I/O 端口
	1	X	0	1	读/写	选择 1/4 占空比, PORTD.3 - 0 作为 COM1 - 4 的 LED 显示和 PORTE.3 - 2 作为正常 I/O
	1	X	1	0	读/写	选择 1/5 占空比, PORTD.3 - 0 和 PORTE.3 作为 COM1 - 5 的 LED 显示和 PORTE.2 为正常 I/O
	1	X	1	1	读/写	选择 1/6 占空比, PORTD.3 - 0 和 PORTE.3 - 2 作为 COM1 - 6 的 LED 显示

注意:

SH69P55A/69K55A 有 LCD 驱动器和 LED 驱动器，同一时间只有一个有效。如果 LEDEN = 1, LCD 驱动器禁止；如果 LEDEN = 0, LED 驱动器禁止。

SEG 配置寄存器: $2E

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$2E	RLCD	PS2	PS1	PS0	读/写	第 2-0 位: SEG 配置 (请参考下表)

PS2	PS1	PS0	PF3	PF2	PF1	PF0	PA3	PA2	PA1	PA0
0	0	0	I/O	I/O	I/O	I/O	I/O	I/O	I/O	I/O
0	0	1	I/O	I/O	I/O	LED_S5	LED_S4	LED_S3	LED_S2	LED_S1
0	1	0	I/O	I/O	LED_S6	LED_S5	LED_S4	LED_S3	LED_S2	LED_S1
0	1	1	I/O	LED_S7	LED_S6	LED_S5	LED_S4	LED_S3	LED_S2	LED_S1
1	0	0	LED_S8	LED_S7	LED_S6	LED_S5	LED_S4	LED_S3	LED_S2	LED_S1

LED RAM 配置

LED RAM 配置: (1/4 占空比, COM1 - 4, SEG1 - 8)

地址	第 3 位	第 2 位	第 1 位	第 0 位	地址	第 3 位	第 2 位	第 1 位	第 0 位
	COM4	COM3	COM2	COM1		COM4	COM3	COM2	COM1
$300	SEG1	SEG1	SEG1	SEG1	$304	SEG5	SEG5	SEG5	SEG5
$301	SEG2	SEG2	SEG2	SEG2	$305	SEG6	SEG6	SEG6	SEG6
$302	SEG3	SEG3	SEG3	SEG3	$306	SEG7	SEG7	SEG7	SEG7
$303	SEG4	SEG4	SEG4	SEG4	$307	SEG8	SEG8	SEG8	SEG8

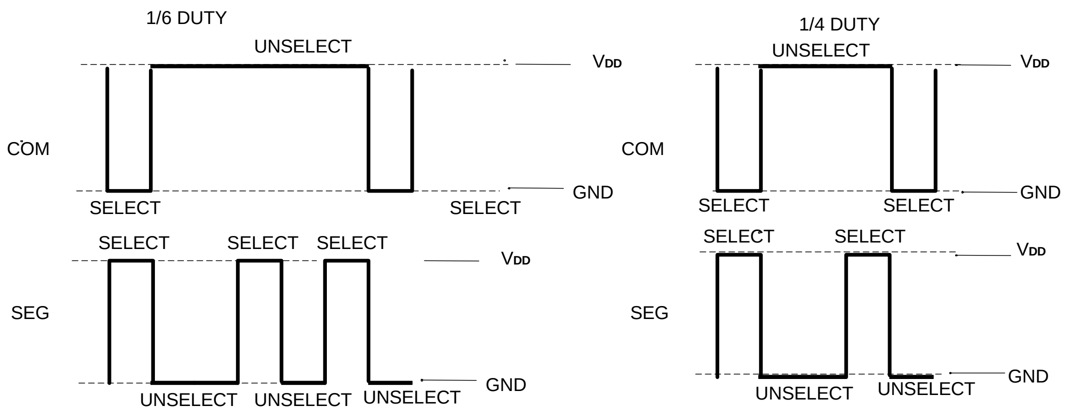
LED RAM 配置: (1/5 占空比, COM1 - 5, SEG1 - 8)

地址	第 3 位	第 2 位	第 1 位	第 0 位	地址	第 3 位	第 2 位	第 1 位	第 0 位
	COM4	COM3	COM2	COM1		-	-	-	COM5
$300	SEG1	SEG1	SEG1	SEG1	$320	-	-	-	SEG1
$301	SEG2	SEG2	SEG2	SEG2	$321	-	-	-	SEG2
$302	SEG3	SEG3	SEG3	SEG3	$322	-	-	-	SEG3
$303	SEG4	SEG4	SEG4	SEG4	$323	-	-	-	SEG4
$304	SEG5	SEG5	SEG5	SEG5	$324	-	-	-	SEG5
$305	SEG6	SEG6	SEG6	SEG6	$325	-	-	-	SEG6
$306	SEG7	SEG7	SEG7	SEG7	$326	-	-	-	SEG7
$307	SEG8	SEG8	SEG8	SEG8	$327	-	-	-	SEG8

LED RAM 配置: (1/6 占空比, COM1 - 6, SEG1 - 8)

地址	第 3 位	第 2 位	第 1 位	第 0 位	地址	第 3 位	第 2 位	第 1 位	第 0 位
	COM4	COM3	COM2	COM1		-	-	COM6	COM5
$300	SEG1	SEG1	SEG1	SEG1	$320	-	-	SEG1	SEG1
$301	SEG2	SEG2	SEG2	SEG2	$321	-	-	SEG2	SEG2
$302	SEG3	SEG3	SEG3	SEG3	$322	-	-	SEG3	SEG3
$303	SEG4	SEG4	SEG4	SEG4	$323	-	-	SEG4	SEG4
$304	SEG5	SEG5	SEG5	SEG5	$324	-	-	SEG5	SEG5
$305	SEG6	SEG6	SEG6	SEG6	$325	-	-	SEG6	SEG6
$306	SEG7	SEG7	SEG7	SEG7	$326	-	-	SEG7	SEG7
$307	SEG8	SEG8	SEG8	SEG8	$327	-	-	SEG8	SEG8

LED 波形



10. 键盘扫描器

SH69P55A/69K55A 内建一个键盘扫描器，可以自动探测按键。包括 4 个输出 (KEY_O1 - 4 共用为 COM1 - COM4)，5 个输入 (KEY_1 - 5 共用为 SEG1 - SEG5)，可以探测 20 个独立的键。键盘扫描功能是和 LCD 或 LED 的显示驱动电路共用的，所以必须选择相应的 LCD 或者 LED 模式下才能工作。

由于集成了键盘扫描器功能，LCD/LED 驱动波形将比传统波形增加 1 个占空比时间，如 1/4 占空比将变成 1/5 占空比。增加的 1 个占空比时间用于扫描按键，并自动插到每帧的末尾。LCD 驱动波形每 1 帧扫描 1 次按键，即键盘扫描器每 1 帧只工作 1 个占空比时间，其余时间都不工作。也就是说，LCD 波形前半帧最后 1 个占空比扫描按键，后半帧最后 1 个占空比并不扫描按键。如 1/4 duty 模式下键盘扫描器只在前半帧最后 1 个占空比时间工作，此帧的其余 9 个占空比时间内都不工作。LED 驱动波形每 2 帧扫描 1 次按键，即键盘扫描器每 2 帧只工作 1 个占空比时间，其余时间都不工作。也就是说，LED 波形在一帧的最后 1 个 duty 扫描按键，而接下来的一帧最后 1 个 duty 并不扫描按键。如 1/4 duty 模式下键盘扫描器每 2 帧只工作 1 个占空比时间，其余 9 个占空比时间都不工作。

一旦键盘扫描器扫描结束，无论按键是否按下，都将产生键盘扫描中断(KEYIF 置 1)。在 LCD 模式下，每 1 帧时间产生 1 次键盘扫描中断。在 LED 模式下，每 2 帧时间产生 1 次键盘扫描中断。

键盘扫描控制寄存器: $28

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$28	KEYNUM1	KEYNUM0	KEYEND	KEYEN	读/写 只读	第 0 位: 键盘扫描器允许控制寄存器 第 1 位: 键扫描中止/工作寄存器 第 3 - 2 位: 键盘扫描结果寄存器
	X	X	X	0	读/写	关闭键盘扫描器
	X	X	X	1	读/写	打开键盘扫描器
	X	X	0	1	只读	键扫描结束
	X	X	1	1	只读	键扫描工作
	X	0	X	1	只读	无按键
	X	1	X	1	只读	按键发生
	0	X	X	1	只读	在同一时间一个按键发生
	1	X	X	1	只读	在同一时间多个按键发生

键盘扫描器数据寄存器1: $2C

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$2C	KEYC3	KEYC2	KEYC1	KEYC0	只读	第 3-0 位: 在 KEY_O4 - 1 上的键盘扫描结果寄存器
	0	0	0	1	只读	KEY_O1 上有按键发生
	0	0	1	0	只读	KEY_O2 上有按键发生
	0	1	0	0	只读	KEY_O3 上有按键发生
	1	0	0	0	只读	KEY_O4 上有按键发生

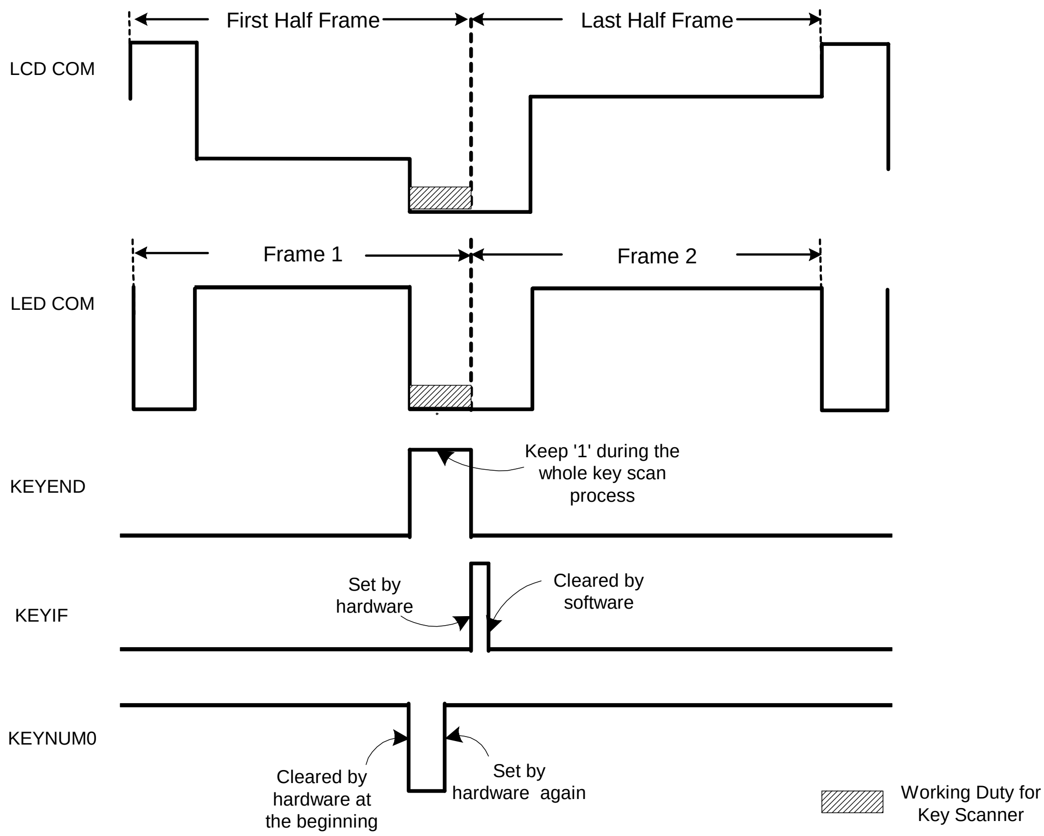
键盘扫描器数据寄存器2: $2D

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$2D	KEYL3	KEYL2	KEYL1	KEYL0	只读	第 3-0 位: 在 KEY_I5 - 1 上的键盘扫描结果寄存器
	0	0	0	0	只读	KEY_I1 上有按键发生
	0	0	0	1	只读	KEY_I2 上有按键发生
	0	0	1	0	只读	KEY_I3 上有按键发生
	0	1	0	0	只读	KEY_I4 上有按键发生
	1	0	0	0	只读	KEY_I5 上有按键发生

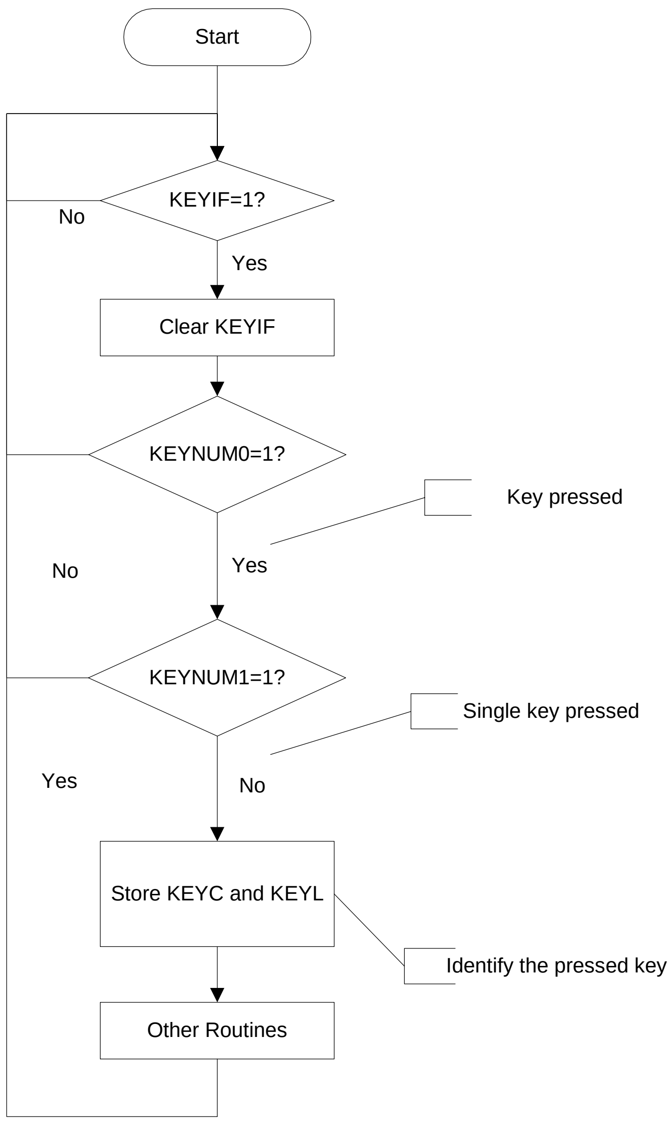
注意:

1. 如果键盘扫描功能与 LCD 功能共用, LCD 显示必须选择 4com, 6com 或 8com 模式。其中 4com 模式中必须选择 PORTD 作为 COM 端口 (LCD 控制寄存器$29 bit2-0 能选择作为'100', '110'和'111'), 并且 LCD SEG 必须包含 PORTA.0 - 3, PORTF.0 作为 SEG 输出 (SEG 配置寄存器$2E bit2-0 不为'000')。
2. 如果键盘扫描功能与 LED 功能共用, LED 显示必须选择 4com, 5com 或 6com (LED 控制寄存器$2B bit1-0 可以为'01', '10'和'11')。LED SEG 必须包含 PORTA.0 - 3, PORTF.0 作为 SEG 输出 (SEG 配置寄存器$2E bit2-0 不为'000')。
3. 正确设置情况下, 如果 LCD 或 LED 使能，即使 LCD 或 LED 关闭, 键盘扫描器也是有效的。
4. 在键盘扫描器工作之前，键盘扫描器会先清 KEYNUM0 和 KEYNUM1 标志位。键盘扫描器工作期间，KEYEND 标志位一直为 1，扫描结束后 KEYEND 标志位清 0。如 1/4 占空比模式下，KEYEND 在工作的那个占空比期间为 1，其余 9 个占空比时间一直为 0。键盘扫描器在进入工作的那个占空比之前先清零 KEYNUM0 和 KEYNUM1 标志位，然后视扫描结果置 1 或清 0 此 2 个标志位， KEYNUM0 和 KEYNUM1 在其余 9 个占空比期间都将维持扫描结果不变。
5. 任何时间只能有一个按键有效按下, 键盘扫描才能获得正确的键值, 否则将获得不正确的键值。

1/4 占空比模式下，当有按键按下时，键盘扫描器扫描波形：



应用程序流程举例：


Start
KEYIF=1?
No
Yes
Clear KEYIF
KEYNUM0=1?
Key pressed
No
Yes
KEYNUM1=1?
Single key pressed
Yes
No
Store KEYC and KEYL
Identify the pressed key
Other Routines

11. 模/数转换器 (ADC)

SH69P55A/69K55A 内建有一个 10 通道的 10 位逐次逼近型模/数转换器 (ADC)。

ADC 控制寄存器: 这些寄存器定义了模/数转换模拟通道数设置, 转换通道选择, 参考电压选择, 模/数转换时钟选择, 模/数转换启动控制位和结束标志。模/数转换结果寄存器为只读寄存器。

模/数转换的步骤:

- 设置模拟通道数和选择参考电压。(如果使用外部参考电压, 切记任何模拟输入电压值不能大于 VREF)。
- 运行模/数转换器, 选择需转换的信号通道。
- 设置模/数转换时钟源。
- 置 GO/$\overline{\text{DONE}}$ = 1, 启动模/数转换。

系统寄存器: (模/数转换端口配置控制寄存器)

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$13	VREFS	ACR2	ACR1	ACR0	读/写	第 2-0 位: 模/数转换端口配置控制寄存器 第 3 位: 内部/外部参考电压选择寄存器
	X	0	0	0	读/写	设置模拟通道
	0	X	X	X	读/写	内部参考电压 (VREF = VDD)
	1	X	X	X	读/写	外部参考电压

系统寄存器

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$3C2	ACR3	CH3	-	-	R/W	第 2 位: ADC 转换通道选择寄存器 第 3 位: 模/数转换端口配置控制寄存器
	1	X	-	-	R/W	设置为模拟通道
	X	1	-	-	R/W	ADC 通道控制寄存器

系统寄存器: (模/数转换通道控制寄存器)

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$14	ADCON	CH2	CH1	CH0	读/写	第 2-0 位: ADC 转换通道选择寄存器 第 3 位: 设置 ADC 转换允许选择寄存器
	0	X	X	X	读/写	禁止 ADC 工作
	1	X	X	X	读/写	允许 ADC 工作

设置模拟通道

ACR2	ACR1	ACR0	7	6	5	4	3	2	1	0
0	0	0	PJ3	PJ2	PJ1	PJ0	PB3	PB2	PB1	PB0
0	0	1	PJ3	PJ2	PJ1	PJ0	PB3	PB2	PB1	AN0
0	1	0	PJ3	PJ2	PJ1	PJ0	PB3	PB2	AN1	AN0
0	1	1	PJ3	PJ2	PJ1	PJ0	PB3	AN2	AN1	AN0
1	0	0	PJ3	PJ2	PJ1	PJ0	AN3	AN2	AN1	AN0
1	0	1	PJ3	PJ2	PJ1	AN4	AN3	AN2	AN1	AN0
1	1	0	PJ3	PJ2	AN5	AN4	AN3	AN2	AN1	AN0
1	1	1	AN7	AN6	AN5	AN4	AN3	AN2	AN1	AN0

注意:

模拟通道和 PORTG.3 和 PORTG.1 共用. 也和 T2 输入口，音频输出共用。如果用户使用 T2 输入功能，ACR3 必须清零。.如果用户使用音频功能，ACR3 – 0 不能为 1xx1B

ADC 通道控制

CH3	CH2	CH1	CH0	说明
0	0	0	0	ADC 通道 AN0
0	0	0	1	ADC 通道 AN1
0	0	1	0	ADC 通道 AN2
0	0	1	1	ADC 通道 AN3
0	1	0	0	ADC 通道 AN4
0	1	0	1	ADC 通道 AN5
0	1	1	0	ADC 通道 AN6
0	1	1	1	ADC 通道 AN7
1	x	x	0	ADC 通道 AN8
1	x	x	1	ADC 通道 AN9

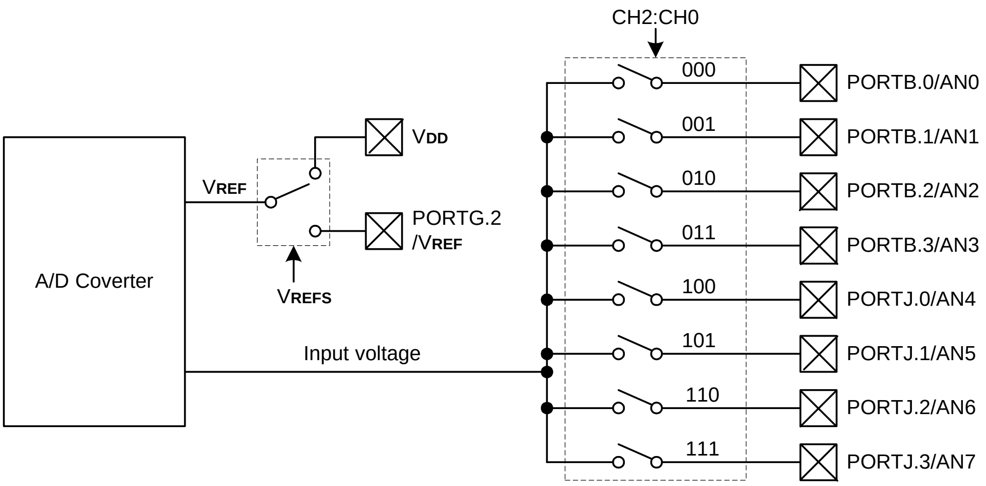
系统寄存器: (模/数转换结果寄存器)

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$3AD	-	-	A1	A0	只读	ADC 数据低位寄存器
$3AE	A5	A4	A3	A2	只读	ADC 数据中位寄存器
$3AF	A9	A8	A7	A6	只读	ADC 数据高位寄存器

系统寄存器: (模数转换控制寄存器)

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$2F	GO/$\overline{\text{DONE}}$	TADC1	TADC0	-	读/写	第 2-1 位: 模/数转换时间选择寄存器 第 3 位: ADC 启动/状态标志寄存器
	X	0	0	X	读/写	模/数转换时间 = 13 tosc*
	X	0	1	X	读/写	模/数转换时间 = 52 tosc*
	X	1	0	X	读/写	模/数转换时间 = 208 tosc*
	X	1	1	X	读/写	模/数转换时间 = 416 tosc*
	0	X	X	X	读/写	模/数转换完成或者没有进行
	1	X	X	X	读/写	置‘1’启动模/数转换，转换过程中保持 GO/$\overline{\text{DONE}}$ = 1

*: 此处 tosc 表示时钟源频率，也就是说，当使用 PLL 为时钟源时, tosc 表示 PLL 频率，当不使用 PLL 时, tosc 表示振荡器频率。



模/数转换器示意图

注意:

- 正确选择模/数转换时间，保证模/数转换时间≥25µs。
- 当完成模/数转换后，将产生模/数转换中断（如果模/数转换器中断允许)。
- 模拟输入通道必须将其对应的 PXCR (X = B, J) 位设置为输入。
- 如果 I/O 端口已被选择为模拟输入端，那么 I/O 功能和上拉电阻被禁止。
- 当模/数转换完成后, GO/$\overline{\text{DONE}}$ 位由硬件自动清零。
- 在转换过程中将 GO/$\overline{\text{DONE}}$ 位清零会中止当前的转换过程。
- 尚未完成转换过程而将 GO/$\overline{\text{DONE}}$ 位清零的模/数转换将不会更新模/数转换结果寄存器内容。
- 在下一个模数转换开始之前需要等待 4tosc 的时间。
- ADC 能在 HALT 方式下继续工作，但在执行 STOP 指令后自动停止工作。
- ADC 能将 CPU 从 HALT 方式下唤醒（如果 ADC 中断允许)。

使用注意:

SH69P55A/69K55A A/D 转换器，在使用外部参考电压时，需要从 VREF 引脚（PORTG.2）输入一定的电流来维持 A/D 的正常转换。推荐使用图 1，图 2 的方式建立外部参考电压，如果 25μs≤A/D 转换时间≤50μs，可以在 VREF 和 GND 之间加一个 10μF 电解电容来提供 A/D 转换时 VREF 引脚的输入电流（图 3）。按照图 4 所示方法也可以建立外部参考电压，但是该方法会使整个系统的功耗显著增加（VDD = 5.0V, R1+R2 = 500Ω，增加约 10mA) (所有图中虚线框部分为 0.1μF 滤波电容，加上此电容可以减少 VREF 引脚上的干扰)

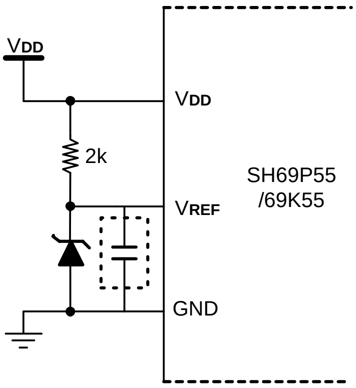


图 1.

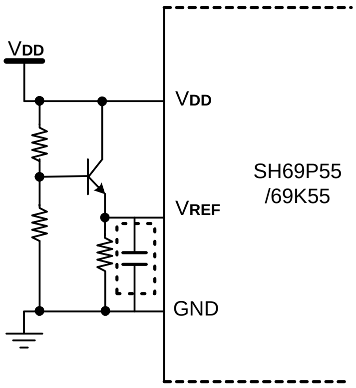


图 2.

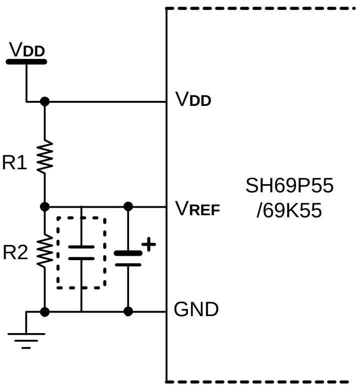


图 3. (R1+R2≧50kΩ)

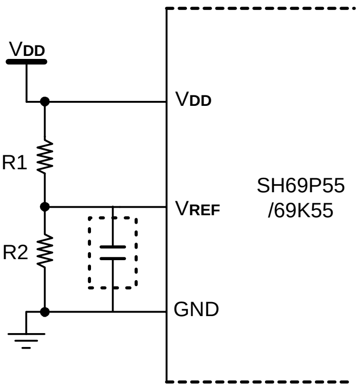


图 4. (R1+R2≦500Ω)

12. 脉冲宽度调制 (PWM)

SH69P55A/69K55A 包含一个 8+2 位 PWM 模块。PWM 模块可以产生周期和占空比分别可以调整的脉宽调制波形。PWM 模块的工作模式由 PWMC 寄存器来设置。PWM 输出的周期由 PWMP 寄存器来设置。而 PWM 输出波形的占空比由 PWMD 寄存器来设置。

系统寄存器$20: PWM 控制寄存器 (PWMC)

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$20	PWMS	TCK1	TCK0	PWM_EN	读/写	第 0 位: PWM 输出允许设置寄存器 第 2-1 位: PWM 时钟选择寄存器 第 3 位: PWM 占空比的输出模式设置寄存器
	X	X	X	0	读/写	PWM 功能关闭
	X	X	X	1	读/写	PWM 功能打开
	X	0	0	X	读/写	PWM 时钟 = tosc*
	X	0	1	X	读/写	PWM 时钟 = 2 tosc*
	X	1	0	X	读/写	PWM 时钟 = 4 tosc*
	X	1	1	X	读/写	PWM 时钟 = 8 tosc*
	0	X	X	X	读/写	PWM 占空比输出普通模式 (高电平有效) (初始值)
	1	X	X	X	读/写	PWM 占空比输出反转模式 (低电平有效)

PWM 输出与 PORTG.0 共用

*: 此处 tosc 表示系统时钟源频率，也就是说，当使用 PLL 为系统时钟源时, tosc 表示 PLL 频率，当不使用 PLL 时, tosc 表示振荡器频率。

系统寄存器$21 - $22: PWM 周期控制寄存器 (PWMP)

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$21	PP.3	PP.2	PP.1	PP.0	读/写	PWM 周期低位寄存器 (4 位)
$22	PP.7	PP.6	PP.5	PP.4	读/写	PWM 周期高位寄存器 (4 位)

PWM 输出周期 = [PP.7, PP.0] X PWM 时钟。

当[PP.7, PP.0] = 00H, 如果 PWMS 位设置为 0, PWM 输出低电平

当[PP.7, PP.0] = 00H, 如果 PWMS 位设置为 1, PWM 输出高电平

系统寄存器$24 - $26: PWM 占空比控制寄存器 (PWMD)

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$24	-	-	PDF.1	PDF.0	读/写	PWM 占空比微调寄存器 (2 位)
$25	PD.3	PD.2	PD.1	PD.0	读/写	PWM 占空比低位寄存器 (4 位)
$26	PD.7	PD.6	PD.5	PD.4	读/写	PWM 占空比高位寄存器 (4 位)

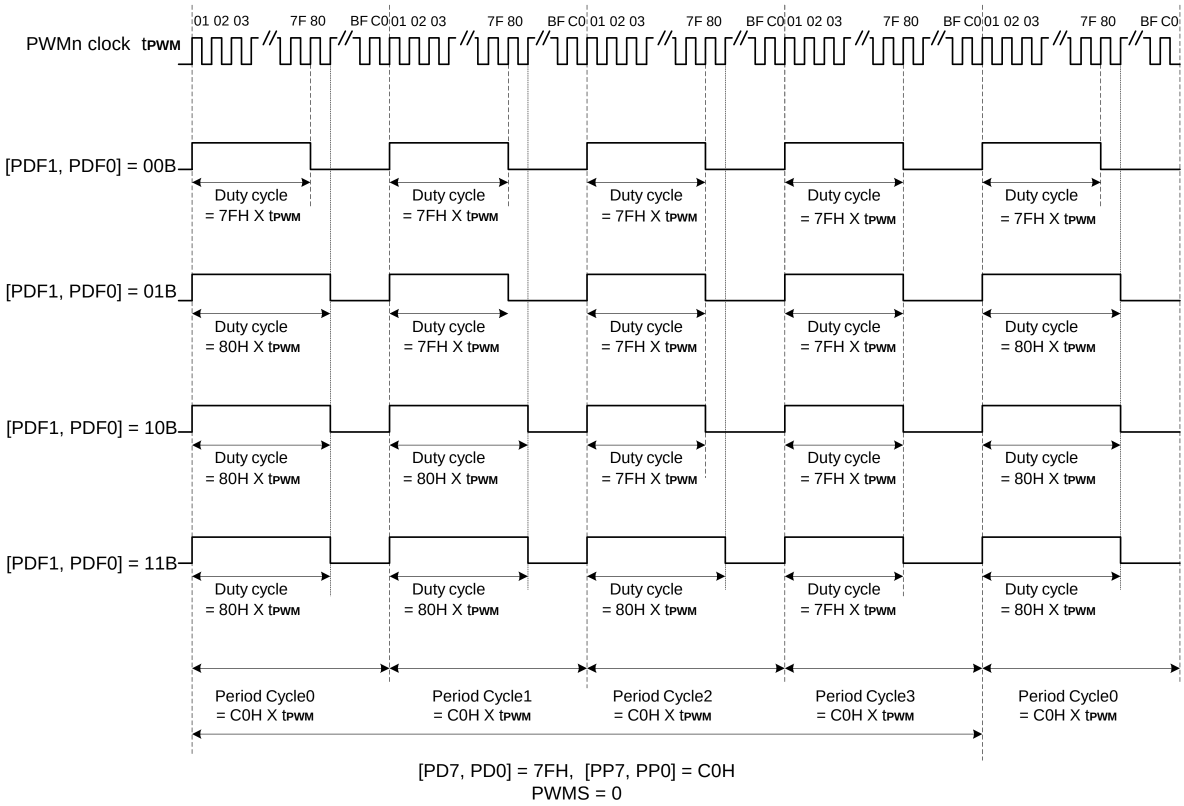
PWM 平均输出占空比 = ([PD.7, PD.0] + [PDF.1, PDF.0]/4) X PWM 时钟。

如果[PP.7, PP.0] ≤ [PD.7, PD.0], 当 PWMS 位设置为 0, PWM 输出高电平。

如果[PP.7, PP.0] ≤ [PD.7, PD.0], 如果 PWMS 位设置为 1, PWM 输出低电平。

系统寄存器$24: PWM 占空比微调寄存器 (PWMDF)

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$24	-	-	PDF.1	PDF.0	读/写	第 1-0 位: PWM 占空比微调寄存器
	-	-	0	0	读/写	占空比 = [PD.7, PD0]于周期 0, 1, 2, 3
	-	-	0	1	读/写	占空比 = [PD.7, PD0]+1 于周期 0 占空比 = [PD.7, PD0]于周期 1, 2, 3
	-	-	1	0	读/写	占空比 = [PD.7, PD0]+1 于周期 0, 1 占空比 = [PD.7, PD0] 于周期 2, 3
	-	-	1	1	读/写	占空比 = [PD.7, PD0]+1 于周期 0, 1, 2 占空比 = [PD.7, PD0] 于周期 3



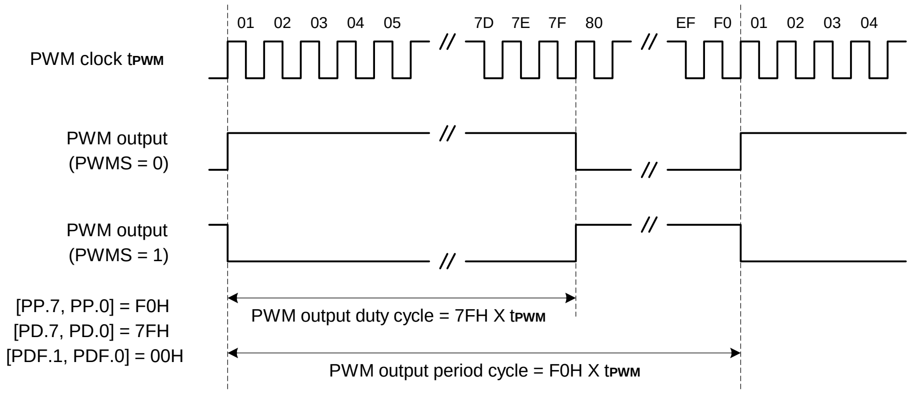
8+2 bit PWM 输出波形

编程步骤:

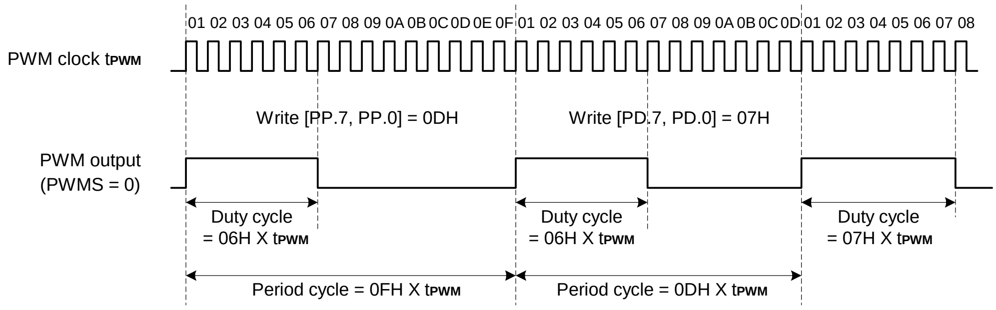
1. 选择 PWM 模块时钟源。
2. 通过写适当的值到 PWM 周期控制寄存器 (PWMP) 设置 PWM 周期: 首先设置低四位, 然后设置高四位。
3. 通过写适当的值到 PWM 占空比控制寄存器 (PWMD) 设置 PWM 占空比: 先设置低四位, 然后设置高四位。
4. 通过写 PWM 控制寄存器 (PWMC) 的 PWMS 位选择 PWM 占空比的输出模式。
5. 为了输出适当的 PWM 波形, 通过写 PWM 控制寄存器 (PWMC) 中的 PWM_EN 位为"1"来允许 PWM 模块工作。
6. 如果 PWM 周期或者占空比需要改变, 操作流程如同步骤 2 或者步骤 3 说明。修改后的重载入计数器的值在下一个周期开始有效。

注意:

- 如果选择 PORTG.0 作为 PWM 输出，其 I/O 功能和上拉电阻将无效。
- PWM 在 HALT 模式下仍能继续工作，当执行 STOP 指令时自动停止。



PWM 输出



PWM 输出周期或者占空比周期变化

13. 低电压复位 (LVR)

LVR 用于监控电源电压并产生芯片内部复位。它一般用于交流供电电路或有大负载的电路，这些电路工作时负载的启动会引起器件工作电压暂时低于电路的最低允许工作电压。

LVR 功能可以通过代码选项永久开启或禁止。

当 LVR 功能开启时其功能如下:

- 当 $V_{DD} \le V_{LVR}$ 时产生系统复位
- 当 $V_{DD} > V_{LVR}$ 时释放系统复位

这里，V_{DD}: 电源电压，V_{LVR}: LVR 检测电压，有两档选择 (代码选项)

LVR 标志在 LVR 复位后仍然保存，用户需通过软件清'0'。

系统寄存器: $17

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$17	LVR	-	-	-	读/写	第 3 位: 低电压复位标志寄存器 (只读和写 0)
	0	X	X	X	读/写	无低电压复位
	1	X	X	X	读/写	低电压复位

14. ROM 数据读出列表 (RDT)

系统寄存器:

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$380	RDT.3	RDT.2	RDT.1	RDT.0	读/写	ROM 数据列表地址/数据寄存器
$381	RDT.7	RDT.6	RDT.5	RDT.4	读/写	ROM 数据列表地址/数据寄存器
$382	RDT.11	RDT.10	RDT.9	RDT.8	读/写	ROM 数据列表地址/数据寄存器
$383	RDT.15	RDT.14	RDT.13	RDT.12	读/写	ROM 数据列表地址/数据寄存器

RDT 寄存器由一个 13 位只写地址寄存器 (RDT.12 - RDT.0) 和一个 16 位只读 ROM 表数据读出寄存器组成 (RDT.15 - RDT.0)。

为了读出 ROM 表数据，用户应该先把寄存器高 3 位 (bit13 - 15) 置 0，再写入 ROM 表地址到 RDT 寄存器 (先是高字节后低字节)，在一条指令后，指定地址的数据将会自动存入 RDT 寄存器 (写入地址的最低位寄存器将会启动数据读出动作)。

15. 双通道音频发生器

SH69P55A/69K55A 有两个 12 位的音频发生器。音频发生器可以产生特定频率的方波。

音频发生器控制寄存器 (TGCR)

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$3A3	TG1.3	TG1.2	TG1.1	TG1.0	读/写	音频发生器 1 低位寄存器
$3A4	TG1.7	TG1.6	TG1.5	TG1.4	读/写	音频发生器 1 中位寄存器
$3A5	TG1.11	TG1.10	TG1.9	TG1.8	读/写	音频发生器 1 高位寄存器
$3A6	TG2.3	TG2.2	TG2.1	TG2.0	读/写	音频发生器 2 低位寄存器
$3A7	TG2.7	TG2.6	TG2.5	TG2.4	读/写	音频发生器 2 中位寄存器
$3A8	TG2.11	TG2.10	TG2.9	TG2.8	读/写	音频发生器 2 高位寄存器

音频发生器音量控制寄存器 (TVCR)

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$3A9	TV1.3	TV1.2	TV1.1	TV1.0	读/写	音频发生器 1 音量低位寄存器
$3AA	TG1EN	TV1.6	TV1.5	TV1.4	读/写	第 2-0 位: 音频发生器 1 音量高位寄存器 第 3 位: 音频发生器 1 允许寄存器
$3AB	TV2.3	TV2.2	TV2.1	TV2.0	读/写	音频发生器 2 音量低位寄存器
$3AC	TG2EN	TV2.6	TV2.5	TV2.4	读/写	第 2-0 位: 音频发生器 2 音量高位寄存器 第 3 位: 音频发生器 2 允许寄存器

音量控制寄存器用 7Bit 寄存器控制音频发生器的输出电平。

TGxEN: 音频发生器 x 允许

0: 音频发生器 x 禁止 (默认)

1: 音频发生器 x 禁止

注意: x = 1 or 2

编程注意事项:

当音频发生器工作时，为了避免漏电，不可以执行 HALT 或 STOP 指令。

不要同时允许两个音频发生器通道来产生同一个音调，否则将产生一些无法预知的错误。如果必须同时使用 2 个通道 (例如. 为了播放双通道音乐)，不要让曲调长时间产生相同的音调，这样才不会发生错误，即使发生错误，也会被听众忽略。

音频发生器输出波形的频率是从 OSC 频率分频得来，其具体频率可以从下式得到:

$$Tone\ output\ \ frequency = \frac{f_{OSC}}{8 \times N}$$

其中, N = FFFH - TGCR (TGx.11 - TGx.0)

x = 1 or 2

音乐表 1

下表是音频发生器通道 1 (或通道 2) 在 OSC = 4MHz 下的音乐范围参考表

音符	理想频率	N	TGCR (TGx.11 -TGx.0) (x = 1 or 2)	实际频率	差错率%	音符	理想频率	N	TGCR (TGx.11 -TGx.0) (x = 1 or 2)	实际频率	差错率%
B2	123.47	4050	02E	123.46	-0.01	#F5	739.99	676	D5C	739.64	-0.05
C3	130.81	3822	112	130.82	0.01	G5	783.99	638	D82	783.70	-0.04
#C3	138.59	3608	1E8	138.58	-0.01	#G5	830.61	602	DA6	830.56	-0.01
D3	146.83	3405	2B3	146.84	0.01	A5	880.00	568	DC8	880.28	0.03
#D3	155.56	3214	372	155.57	0.00	#A5	932.33	536	DE8	932.84	0.06
E3	164.81	3034	426	164.80	-0.01	B5	987.77	506	E06	988.14	0.04
F3	174.61	2863	4D1	174.64	0.02	C6	1046.5	478	E22	1046.0	-0.05
#F3	185.00	2703	571	184.98	-0.01	#C6	1108.7	451	E3D	1108.7	-0.01
G3	196.00	2551	609	196.00	0.00	D6	1174.7	426	E56	1173.7	-0.08
#G3	207.65	2408	698	207.64	-0.01	#D6	1244.5	402	E6E	1243.8	-0.06
A3	220.00	2273	71F	219.97	-0.01	E6	1318.5	379	E85	1319.3	0.06
#A3	233.08	2145	79F	233.10	0.01	F6	1396.9	358	E9A	1396.7	-0.02
B3	246.94	2025	817	246.91	-0.01	#F6	1480.0	338	EAE	1479.3	-0.05
C4	261.63	1911	889	261.64	0.01	G6	1568.0	319	EC1	1567.4	-0.04
#C4	277.18	1804	8F4	277.16	-0.01	#G6	1661.2	301	ED3	1661.1	-0.01
D4	293.66	1703	959	293.60	-0.02	A6	1760.0	284	EE4	1760.6	0.03
#D4	311.13	1607	9B9	311.14	0.00	#A6	1864.7	268	EF4	1865.7	0.05
E4	329.63	1517	A13	329.60	-0.01	B6	1975.5	253	F03	1976.3	0.04
F4	349.23	1432	A68	349.16	-0.02	C7	2093.0	239	F11	2092.1	-0.05
#F4	369.99	1351	AB9	370.10	0.03	#C7	2217.5	225	F1F	2222.2	0.22
G4	392.00	1276	B04	391.85	-0.04	D7	2349.3	213	F2B	2347.4	-0.08
#G4	415.30	1204	B4C	415.28	-0.01	#D7	2489.0	201	F37	2487.6	-0.06
A4	440.00	1136	B90	440.14	0.03	E7	2637.0	190	F42	2631.6	-0.21
#A4	466.16	1073	BCF	465.98	-0.04	F7	2793.8	179	F4D	2793.3	-0.02
B4	493.88	1012	C0C	494.07	0.04	#F7	2960.0	169	F57	2958.6	-0.05
C5	523.25	956	C44	523.01	-0.05	G7	3136.0	159	F61	3144.7	0.28
#C5	554.37	902	C7A	554.32	-0.01	#G7	3322.4	150	F6A	3333.3	0.33
D5	587.33	851	CAD	587.54	0.04	A7	3520.0	142	F72	3521.1	0.03
#D5	622.25	804	CDC	621.89	-0.06	#A7	3729.3	134	F7A	3731.3	0.05
E5	659.26	758	D0A	659.63	0.06	B7	3951.1	127	F81	3937.0	-0.36
F5	698.46	716	D34	698.32	-0.02	C8	4186.0	119	F89	4201.7	0.37

音乐表 2

下表是音频发生器通道 1 (或通道 2) 在 OSC = 2MHz 下的音乐范围参考表

音符	理想频率	N	TGCR (TGx.11 -TGx.0) (x = 1 or 2)	实际频率	差错率%	音符	理想频率	N	TGCR (TGx.11 -TGx.0) (x = 1 or 2)	实际频率	差错率%
B1	61.73	4050	2E	61.73	0.00	C5	523.25	478	E22	523.01	-0.05
C2	65.10	3840	100	65.10	0.00	#C5	554.37	451	E3D	554.32	-0.01
#C2	69.29	3608	1E8	69.29	0.00	D5	587.33	426	E56	586.85	-0.08
D2	73.42	3405	2B3	73.42	0.00	#D5	622.25	402	E6E	621.89	-0.06
#D2	77.78	3214	372	77.78	0.00	E5	659.26	379	E85	659.63	0.06
E2	82.41	3034	426	82.40	-0.01	F5	698.46	358	E9A	698.32	-0.02
F2	87.31	2863	4D1	87.32	0.01	#F5	739.99	338	EAE	739.64	-0.05
#F2	92.50	2703	571	92.49	-0.01	G5	783.99	319	EC1	783.70	-0.04
G2	98.00	2551	609	98.00	0.00	#G5	830.61	301	ED3	830.56	-0.01
#G2	103.82	2408	698	103.82	0.00	A5	880.00	284	EE4	880.28	0.03
A2	110.00	2273	71F	109.99	-0.01	#A5	932.33	268	EF4	932.84	0.06
#A2	116.54	2145	79F	116.55	0.01	B5	987.77	253	F03	988.14	0.04
B2	123.47	2025	817	123.46	-0.01	C6	1046.5	239	F11	1046.0	-0.05
C3	130.81	1911	889	130.82	0.01	#C6	1108.7	225	F1F	1111.1	0.22
#C3	138.59	1804	8F4	138.58	-0.01	D6	1174.7	213	F2B	1173.7	-0.08
D3	146.83	1703	959	146.80	-0.02	#D6	1244.5	201	F37	1243.8	-0.06
#D3	155.56	1607	9B9	155.57	0.00	E6	1318.5	190	F42	1315.8	-0.21
E3	164.81	1517	A13	164.80	-0.01	F6	1396.9	179	F4D	1396.7	-0.02
F3	174.61	1432	A68	174.58	-0.02	#F6	1480.0	169	F57	1479.3	-0.05
#F3	185.00	1351	AB9	185.05	0.03	G6	1568.0	159	F61	1572.3	0.28
G3	196.00	1276	B04	195.92	-0.04	#G6	1661.2	150	F6A	1666.7	0.33
#G3	207.65	1204	B4C	207.64	-0.01	A6	1760.0	142	F72	1760.6	0.03
A3	220.00	1136	B90	220.07	0.03	#A6	1864.7	134	F7A	1865.7	0.05
#A3	233.08	1073	BCF	232.99	-0.04	B6	1975.5	127	F81	1968.5	-0.36
B3	246.94	1012	C0C	247.04	0.04	C7	2093.0	119	F89	2100.8	0.37
C4	261.63	956	C44	261.51	-0.04	#C7	2217.5	113	F8F	2212.4	-0.23
#C4	277.18	902	C7A	277.16	-0.01	D7	2349.3	106	F96	2358.5	0.39
D4	293.66	851	CAD	293.77	0.04	#D7	2489.0	100	F9C	2500.0	0.44
#D4	311.13	804	CDC	310.95	-0.06	E7	2637.0	95	FA1	2631.6	-0.21
E4	329.63	758	D0A	329.82	0.06	F7	2793.8	89	FA7	2809.0	0.54
F4	349.23	716	D34	349.16	-0.02	#F7	2960.0	84	FAC	2976.2	0.55
#F4	369.99	676	D5C	369.82	-0.05	G7	3136.0	80	FB0	3125.0	-0.35
G4	392.00	638	D82	391.85	-0.04	#G7	3322.4	75	FB5	3333.3	0.33
#G4	415.30	602	DA6	415.28	-0.01	A7	3520.0	71	FB9	3521.1	0.03
A4	440.00	568	DC8	440.14	0.03	#A7	3729.3	67	FBD	3731.3	0.05
#A4	466.16	536	DE8	466.42	0.06	B7	3951.1	63	FC1	3968.3	0.44
B4	493.88	506	E06	494.07	0.04	C8	4186.0	60	FC4	4166.7	-0.46

16. 看门狗定时器 (WDT)

看门狗定时器是一个递减计数器，拥有独立内建 RC 振荡器作为时钟源，因此在 STOP 模式下仍会持续运行。当定时器溢出时，WDT 将复位 CPU。通过代码选项可以允许或禁止该功能。

WDT 控制位 ($1E 第 2 - 0 位) 用来选择不同的溢出时间。定时器溢出后，WDT 溢出标志 ($1E 第 3 位) 将由硬件自动设置为“1”。通过读或者写系统寄存器$1E，WDT 会在溢出前重新开始计数。

系统寄存器$1E:

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$1E	WDT	WDT.2	WDT.1	WDT.0	读/写 只读	第 2-0 位: 看门狗定时器控制寄存器 第 3 位: 看门狗定时器溢出标志寄存器 (只读)
	X	0	0	0	读/写	WDT 溢出周期为 4096ms
	X	0	0	1	读/写	WDT 溢出周期为 1024ms
	X	0	1	0	读/写	WDT 溢出周期为 256ms
	X	0	1	1	读/写	WDT 溢出周期为 128ms
	X	1	0	0	读/写	WDT 溢出周期为 64ms
	X	1	0	1	读/写	WDT 溢出周期为 16ms
	X	1	1	0	读/写	WDT 溢出周期为 4ms
	X	1	1	1	读/写	WDT 溢出周期为 1ms
	0	X	X	X	只读	未发生 WDT 溢出复位
	1	X	X	X	只读	WDT 溢出，发生 WDT 复位

注意: 看门狗定时器溢出周期是当 V_{DD} = 5V 时的参考值。

17. 中断

SH69P55A/69K55A 有四个中断源:
- Timer0 中断
- Timer1 中断
- Timer2 中断
- 外部中断 (包括 PORTB, PORTC 中断 (下降沿), ADC 中断, 键盘扫描中断)

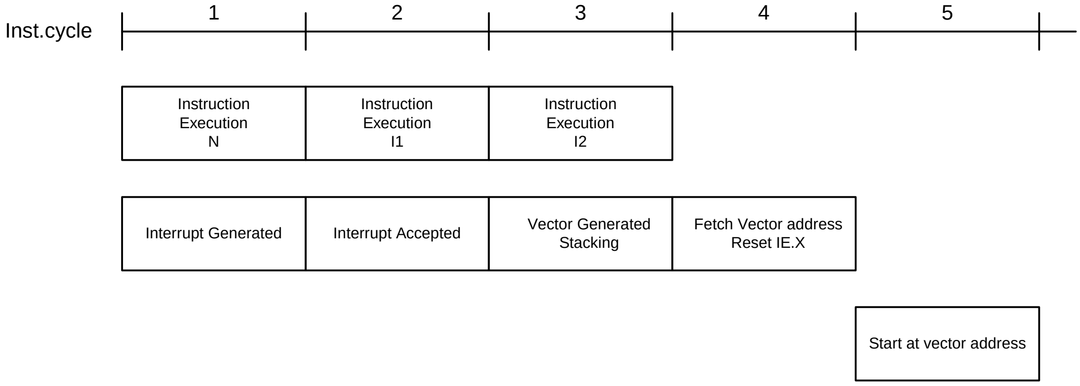
中断控制标志位和中断服务

中断控制标志位为系统寄存器的$00 和$01。这两个寄存器能够由软件访问和设置。芯片上电复位后, 这些标志位被清 0。

系统寄存器:

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$00	IET0	IET1	IET2	IEEX	读/写	中断允许标志寄存器
$01	IRQT0	IRQT1	IRQT2	IRQEX	读/写	中断请求标志寄存器

当 IEx 设置为 1 且有中断请求时 (IRQx 为 1), 中断被激活并且根据中断优先级产生相应的中断矢量地址。当发生中断时, PC 和 CY 标志将被保存在堆栈存储器中, 同时程序跳转至中断服务矢量地址处执行。在中断发生后, 所有中断允许标志 (IEx) 自动复位为 0, 因此在 IRQx = 1 时 IEx 标志再次设置为 1 时, 将可能再次产生中断。



中断服务流程图

中断嵌套:

在 CPU 中断服务期间, 用户可以在中断返回前设置任何中断允许标志。中断服务流程图中标示下个中断和将要发生的下一个中断嵌套。如果中断请求已经产生且执行允许 IE 使能的指令 N, 那么在两个指令周期后将执行中断程序。但是, 如果指令 I1 或指令 I2 清除中断请求或允许标志, 那么中断服务将被取消。

定时器中断 (Timer0, Timer1, Timer2)

Timer0, Timer1 和 Timer2 的计数时钟是以系统时钟 (Timer0 或以外部时钟/事件 T0 及 Timer2 或以外部时钟/事件 T2) 为基准的。Timer 计数值由$FF 到$00 (对于 Timer2 由$FFFF 到$0000) 溢出时将产生一个内部中断请求 (IRQT0, IRQT1 = 1 或者 IRQT2 = 1), 如果中断允许标志被允许 (IET0, IET1 = 1 或者 IET2 = 1) 则进入定时器中断服务程序。定时器中断同样也能用于从 HALT 模式唤醒 CPU。

外部中断

外部中断包括 PORTB, PORTC 下降沿中断, AD 中断和键盘扫描中断。发生任何外部中断, 都会产生一个内部中断请求 (IRQEX)。如果外部中断允许标志位允许 (IEEX), 外部中断服务流程会启动。

■ **PORTB, PORTC 下降沿中断**

PORTB 和 PORTC 用作外部端口中断源。由于 PORTB 和 PORTC 是位可编程 I/O 端口，因此只有 PORTB 和 PORTC 用作通用输入端口时，引脚上 VDD 到 GND 的跳变才能产生端口中断。而当 PORTB 和 PORTC 用作模拟输入 (ADC 输入等) 时，无法产生中断请求。

PORTB, PORTC **中断允许标志寄存器**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$388	PBIEN.3	PBIEN.2	PBIEN.1	PBIEN.0	读/写	PORTB 中断允许标志寄存器
$38A	PCIEN.3	PCIEN.2	PCIEN.1	PCIEN.0	读/写	PORTC 中断允许标志寄存器

PB/CIEN.n, (n = 0, 1, 2, 3)
0: 禁止端口中断。(初始值)
1: 允许端口中断。

PORTB, PORTC 中断请求标志寄存器

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$389	PBIF.3	PBIF.2	PBIF.1	PBIF.0	读/写	PORTB 中断请求标志寄存器
$38B	PCIF.3	PCIF.2	PCIF.1	PCIF.0	读/写	PORTC 中断请求标志寄存器

PB/CIF.n, (n = 0, 1, 2, 3)
0: 没有发生端口中断。(初始值)
1: 已经发生端口中断
该寄存器只能清 0。

端口中断应用注意事项:

当端口下降沿中断允许有效时，I/O 端口的任何输入引脚的下降沿将会置 PBIF.x (PCIF.x) = 1。如果 PBIEN.x(PCIEN.x) = 1，将产生中断请求 (IRQEX = 1)。

端口中断可以用来将 CPU 从 HALT 或者 STOP 模式唤醒。

■ **ADC 中断**

当 A/D 转换完成时，将产生一个中断请求 (ADIF = 1)。如果 ADC 中断允许 (ADIE = 1)，外部中断服务流程将启动。A/D 中断可以用来将 CPU 从 HALT 模式唤醒。

■ **键盘扫描中断**

当键盘转换完成时，将产生一个中断请求 (KEYIF = 1)。如果键盘扫描中断允许 (KEYIE = 1)，外部中断服务流程将启动。键盘扫描中断可以用来将 CPU 从 HALT 模式唤醒。

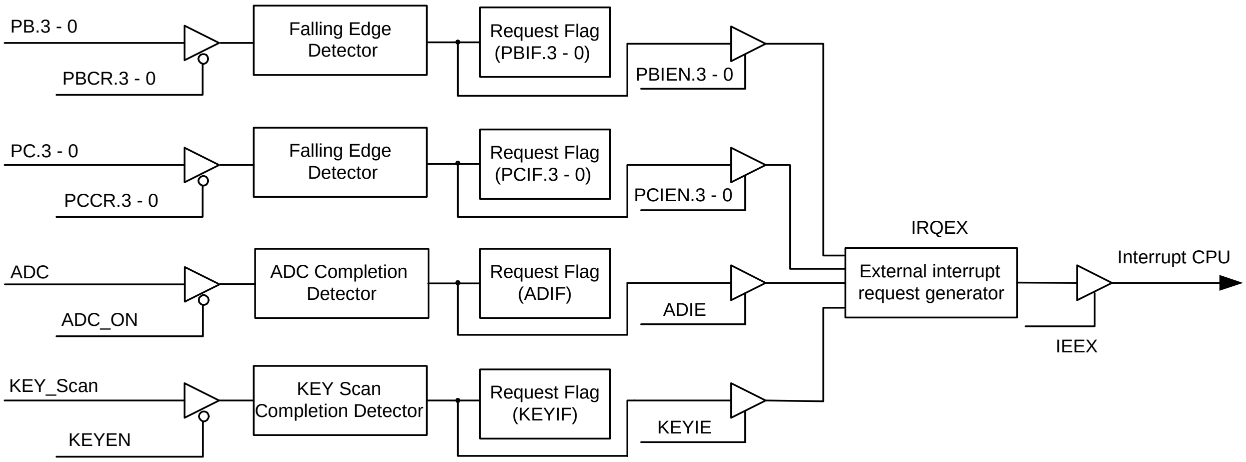
其他外部中断允许标志寄存器: $38C

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$38C	-	-	KEYIE	ADIE	读/写	第 0 位: AD 中断允许标志寄存器 第 1 位: 键盘扫描中断允许标志寄存器

其他外部中断请求标志寄存器: $38D

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
$38D	-	-	KEYIF	ADIF	读/写	第 0 位: AD 中断请求标志寄存器 第 1 位: 键盘扫描中断请求标志寄存器

该寄存器只能清 0。



端口 (包括其他外部中断源) 中断功能模块示意图

18. HALT 和 STOP 模式

在执行 HALT 指令后, CPU 将进入待机模式 1 (HALT)。在 HALT 模式下, CPU 将停止工作。但是其周边电路 (Timer0, Timer1, Timer2, ADC, PWM 和看门狗定时器) 将继续工作。

在执行 STOP 指令后, CPU 将进入待机模式 2 (STOP)。在 STOP 模式下, 除了看门狗定时器电路外, 整个芯片 (如果 OSC 不是 32.768kHz, 振荡器在 STOP 模式下停止。如果 OSC 是 32.768kHz, 在 STOP 模式下由寄存器$23 控制振荡器的开/关) 将停止工作。

在 HALT 模式下, 发生任何中断 CPU 将被唤醒。

在 STOP 模式下, 如果任何端口中断发生或者看门狗定时器溢出 (WDT 打开) CPU 将被唤醒。

当通过任何中断, CPU 从 HALT/STOP 被唤醒, 将会首先执行相关中断服务子程序。然后才会执行 HALT/STOP 的下一条指令。

19. 预热计数器

本芯片内建振荡器预热计数器, 它能消除振荡器在下列情况下起振时的不稳定状态:

A. 上电复位

(1) 在内部 RC 振荡器模式下, fosc = 4MHz, 预热计数器预分频比为 $1/2^{13}$ (8192)。
(2) 在外部 RC 振荡器模式下, fosc = 400kHz - 8MHz, 预热计数器预分频比为 $1/2^{13}$ (8192)。
(3) 在晶体谐振器或陶瓷谐振器模式下, 预热计数器预分频比为 $1/2^{13}$ (8192)。
(4) 在 32.768kHz 模式下, 预热计数器预分频比为 $1/2^{13}$ (8192)。

B. WDT 复位, LVR 复位, 引脚复位

(1) 在内部 RC 振荡器模式下, fosc = 4MHz, 预热计数器预分频比为 $1/2^{7}$ (128)。
(2) 在外部 RC 振荡器模式下, fosc = 400kHz - 8MHz, 预热计数器预分频比为 $1/2^{7}$ (128)。
(3) 在晶体谐振器或陶瓷谐振器模式下, 预热计数器预分频比为 $1/2^{12}$ (4096)。
(4) 在 32.768kHz 模式下, 预热计数器预分频比为 $1/2^{12}$ (4096)。

C. 由 STOP 模式唤醒

(1) 在内部 RC 振荡器模式下, fosc = 4MHz, 预热计数器预分频比为 $1/2^{7}$ (128)。
(2) 在外部 RC 振荡器模式下, fosc = 400kHz - 8MHz, 预热计数器预分频比为 $1/2^{7}$ (128)。
(3) 在晶体谐振器或陶瓷谐振器模式下, 预热计数器预分频比为 $1/2^{12}$ (4096)。
(4) 在 32.768kHz 模式下, 预热计数器预分频比如下所示:

系统时钟	32.768kHz 在 STOP 模式下	预热计数器预分频比
PLL	打开	$1/2^{7}$
	关闭	$1/2^{12}$
32.768kHz	打开	$1/2^{2}$
	关闭	$1/2^{12}$

20. 代码选项

(a) 振荡器类型:

OSC[2:0]:

000 = 内部 RC 振荡器 (4MHz) (选择 OSCO 和 OSCI 引脚作为 PORTC.2 和 PORTC.1。) (初始值)

001 = 外部 RC 振荡器 (400kHz - 8MHz) (选择 OSCO 引脚作为 PORTC.1。)

010 = 陶瓷谐振器 (400kHz - 8MHz)

011 = 晶体谐振器 (400kHz - 8MHz)

100 = 32.768kHz 晶体谐振器

(b) 看门狗定时器:

WDT:

0 = 打开 (初始值)

1 = 关闭

(c) 低电压复位:

LVR:

0 = 关闭 (初始值)

1 = 打开

(d) LVR 电压范围:

LVR0:

0 = 4V LVR 电压 (初始值)

1 = 2.5V LVR 电压

(e) 芯片引脚复位:

RST:

0 = 允许芯片引脚复位 (初始值)

1 = 禁止芯片引脚复位 (选择 RESET 引脚作为一个开漏输出 PORTC.3。)

(f) OSC 时钟范围选择:

FOSC[1:0]:

00 = 4MHz < OSC Clock <= 8MHz (初始值)

01 = 2MHz < OSC Clock <= 4MHz

10 = 1MHz < OSC Clock <= 2MHz

11 = 400kHz < OSC Clock <= 1MHz

指令集

所有的指令都是单周期和单字的指令。具有面向存储器的操作特性。

1. 以下为算术和逻辑指令

1.1. 累加器类型

助记符	指令代码	功能	标志位改变
ADC X (, B)	00000 0bbb xxx xxxx	AC ← Mx + AC + CY	CY
ADCM X (, B)	00000 1bbb xxx xxxx	AC, Mx ← Mx + AC + CY	CY
ADD X (, B)	00001 0bbb xxx xxxx	AC ← Mx + AC	CY
ADDM X (, B)	00001 1bbb xxx xxxx	AC, Mx ← Mx + AC	CY
SBC X (, B)	00010 0bbb xxx xxxx	AC ← Mx + -AC + CY	CY
SBCM X (, B)	00010 1bbb xxx xxxx	AC, Mx ← Mx + -AC + CY	CY
SUB X (, B)	00011 0bbb xxx xxxx	AC ← Mx + -AC +1	CY
SUBM X (, B)	00011 1bbb xxx xxxx	AC, Mx ← Mx + -AC +1	CY
EOR X (, B)	00100 0bbb xxx xxxx	AC ← Mx ⊕ AC	
EORM X (, B)	00100 1bbb xxx xxxx	AC, Mx ← Mx ⊕ AC	
OR X (, B)	00101 0bbb xxx xxxx	AC ← Mx | AC	
ORM X (, B)	00101 1bbb xxx xxxx	AC, Mx ← Mx | AC	
AND X (, B)	00110 0bbb xxx xxxx	AC ← Mx & AC	
ANDM X (, B)	00110 1bbb xxx xxxx	AC, Mx ← Mx & AC	
SHR	11110 0000 000 0000	0 → AC[3]; AC[0] → CY; AC 右移 1 位	CY

1.2. 立即数类型

助记符	指令代码	功能	标志位改变
ADI X, I	01000 iiii xxx xxxx	AC ← Mx + I	CY
ADIM X, I	01001 iiii xxx xxxx	AC, Mx ← Mx + I	CY
SBI X, I	01010 iiii xxx xxxx	AC ← Mx + -I +1	CY
SBIM X, I	01011 iiii xxx xxxx	AC, Mx ← Mx + -I +1	CY
EORIM X, I	01100 iiii xxx xxxx	AC, Mx ← Mx ⊕ I	
ORIM X, I	01101 iiii xxx xxxx	AC, Mx ← Mx | I	
ANDIM X, I	01110 iiii xxx xxxx	AC, Mx ← Mx & I	

1.3. 十进制调整

助记符	指令代码	功能	标志位改变
DAA X	11001 0110 xxx xxxx	AC, Mx ← 加法的十进制调整	CY
DAS X	11001 1010 xxx xxxx	AC, Mx ← 减法的十进制调整	CY

2. 传输指令

助记符	指令代码	功能	标志位改变
LDA X (, B)	00111 0bbb xxx xxxx	AC ← Mx	
STA X (, B)	00111 1bbb xxx xxxx	Mx ← AC	
LDI X, I	01111 iiii xxx xxxx	AC, Mx ← I	

3. 控制指令

助记符	指令代码	功能	标志位改变
BAZ X	10010 xxxx xxx xxxx	PC ← X 如果 AC = 0	
BNZ X	10000 xxxx xxx xxxx	PC ← X 如果 AC ≠ 0	
BC X	10011 xxxx xxx xxxx	PC ← X 如果 CY = 1	
BNC X	10001 xxxx xxx xxxx	PC ← X 如果 CY ≠ 1	
BA0 X	10100 xxxx xxx xxxx	PC ← X 如果 AC (0) = 1	
BA1 X	10101 xxxx xxx xxxx	PC ← X 如果 AC (1) = 1	
BA2 X	10110 xxxx xxx xxxx	PC ← X 如果 AC (2) = 1	
BA3 X	10111 xxxx xxx xxxx	PC ← X 如果 AC (3) = 1	
CALL X	11000 xxxx xxx xxxx	ST ← CY; PC +1 PC ← X (不包括 p)	
RTNW H, L	11010 000h hhh llll	PC ← ST; TBR ← hhhh; AC ← llll	
RTNI	11010 1000 000 0000	CY, PC ← ST	CY
HALT	11011 0000 000 0000		
STOP	11011 1000 000 0000		
JMP X	1110p xxxx xxx xxxx	PC ← X (包括 p)	
TJMP	11110 1111 111 1111	PC ← (PC11-PC8) (TBR) (AC)	
NOP	11111 1111 111 1111	空操作	

其中,

PC	程序计数器	I	立即数
AC	累加器	⊕	逻辑异或
-AC	累加器的反码	|	逻辑或
CY	进位标志位	&	逻辑与
Mx	数据存储器	bbb	RAM 页
P	ROM 页	B	RAM 页
ST	堆栈	TBR	查表寄存器

OTP 在系统烧写时注意事项

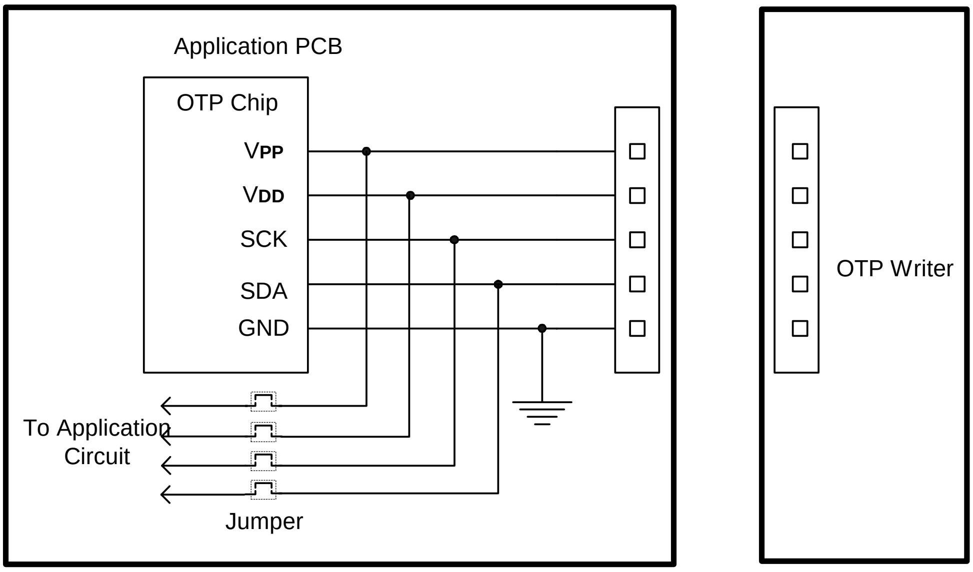
OTP 在系统编程时注意事项只对 OTP 芯片 (SH69P55) 有效。

对于用户采用 COB (Chip on Board) 组装方式时, OTP 芯片可以使用在系统编程 (In System Programming) 方式编程。

使用在系统编程方式编程时, 用户必须在印制板 (PCB) 上预留出 OTP 芯片的编程接口, 以便连接 OTP 编程器进行编程。

在此模式下, 用户可在 OTP 芯片编程前将包括 OTP 芯片在内的所有器件组装在 PCB 上后, 再对 OTP 芯片进行编程。当然也可以可先将 OTP 芯片组装到 PCB 上, 对 OTP 芯片编程完成后再组装其它器件。

为了提高 OTP 编程的可靠性，在编程操作时 OTP 编程信号线必须直接连接到 OTP 编程器上, 不允许有其它器件或外加电路与之并联。所以在 PCB 上必须预留 4 组跳线或分割焊盘, 将 OTP 编程接口 (V_{DD}, V_{PP}, SDA, SCK) 与应用电路分隔开, 如下图所示:
(对于具有多个 V_{DD} 焊垫的裸片封装，需要将所有 V_{DD} 焊垫连接在一起。)



具体操作步骤如下:

(1) 在 OTP 芯片编程前将 4 组跳线断开。

(2) 将 OTP 芯片的编程接口连接到 OTP 编程器, 完成代码编程。

(3) 将用户板与 OTP 烧写器编程器断开, 将 4 组跳线短接。

有关 OTP 编程的更多详细资料, 请参见 OTP 编程器的用户手册。

电气特性

极限参数*

直流供电电压. . . . . -0.3V 到+7.0V
输入信号电压. . . . .-0.3V 到 VDD + 0.3V
工作环境温度. . . . . -40℃到+85℃
存储温度. . . . .-55℃到+125℃

***注释**

如果器件的工作条件超过左列“**极限参数**”的范围，将造成器件永久性破坏。只有当器件工作在说明书所规定的范围内时功能才能得到保障。器件在极限参数列举的条件下工作将会影响到器件工作的可靠性。

直流电气特性 (VDD = 2.4 - 5.5V GND = 0V, TA = -40℃ to +85℃, 除非另有说明)

参数	符号	最小值	典型值	最大值	单位	条件
工作电压	VDD	4.5	5.0	5.5	V	4MHz ≤ fosc ≤ 8MHz
		2.4	5.0	5.5	V	30kHz ≤ fosc ≤ 4MHz
低电压复位电压	VLVR	3.8	-	4.2	V	LVR (4V) 有效
		2.3	-	2.7	V	LVR (2.5V) 有效
工作电流	IOP	-	2	3	mA	fosc = 8MHz, VDD = 5.0V 所有输出引脚无负载，执行 NOP 指令 (WDT, ADC, LVR, LCD, Key scan 关闭)
		-	1.0	1.5	mA	fosc = 4MHz, VDD = 5.0V 所有输出引脚无负载，执行 NOP 指令 (WDT, ADC, LVR, LCD, Key scan 关闭)
			12	20	μA	fosc = 32.768kHz, VDD = 5.0V 所有输出引脚无负载，执行 NOP 指令 (WDT, ADC, LVR, LCD, Key scan 关闭)
待机电流 1 (HALT)	ISB1	-	-	1.8	mA	fosc = 8MHz, VDD = 5.0V 所有输出引脚无负载 (包括所有数字输入引脚不浮动) CPU 关闭 (执行 HALT 指令), WDT, LVR, LCD 关闭
		-	-	1.3	mA	fosc = 4MHz, VDD = 5.0V 所有输出引脚无负载 (包括所有数字输入引脚不浮动) CPU 关闭 (执行 HALT 指令), WDT, LVR, LCD 关闭
		-	8	15	μA	fosc = 32.768kHz, VDD = 5.0V 所有输出引脚无负载 (包括所有数字输入引脚不浮动) CPU 关闭 (执行 HALT 指令), WDT, LVR, LCD 关闭
待机电流 2 (STOP)	ISB2	-	-	10	μA	fosc = 32.768kHz VDD = 5.0V 所有输出引脚无负载 (包括所有数字输入引脚不浮动) CPU 关闭 (执行 STOP 指令) WDT, ADC, LCD 关闭, 32.768kHz 打开
		-	-	1	μA	VDD = 5.0V 所有输出引脚无负载 (包括所有数字输入引脚不浮动) CPU 关闭 (执行 STOP 指令) LCD, LVR, WDT 关闭

直流电气特性 (续前表)

参数	符号	最小值	典型值	最大值	单位	条件
输入低电压	V_{IL}	GND	-	V_{DD} X 0.3	V	I/O 端口
		GND	-	V_{DD} X 0.2	V	$\overline{RESET}$, T0, T2, OSCI (施密特触发输入)
输入高电压	V_{IH}	V_{DD} X 0.7	-	V_{DD}	V	I/O 端口
		V_{DD} X 0.8	-	V_{DD}	V	$\overline{RESET}$, T0, T2, OSCI (施密特触发输入)
输入漏电流	I_{IL}	-1	-	1	μA	I/O 端口, V_{IN} = V_{DD} or GND
上拉电阻	R_{PH}	-	30	-	kΩ	上拉电阻 (V_{DD} = 5.0V)
输出高电压	V_{OH}	V_{DD} - 0.7	-	-	V	I/O 端口, I_{OH} = -10mA (V_{DD} = 5.0V)
输出低电压	V_{OL}	-	-	GND + 0.6	V	I/O 端口, I_{OL} = 20mA (不包括 PORTD, PORTE.2-3, V_{DD} = 5.0V)
		-	-	GND + 1.5	V	I/O 端口, I_{OL} = 200mA (PORTD, PORTE.2-3, V_{DD} = 5.0V)
WDT 电流	I_{WDT}	-	-	20	μA	V_{DD} = 5.0V
LCD 输出电阻	R_{ON}	-	5	-	kΩ	LCD COMx, LCD SEGx, V1, V2, V3, 电压的漂移小于 0.2V
LCD 偏置电阻	R_{LCD}	-	90 10	-	kΩ	RLCD = 0 RLCD = 1

注意:

流过 V_{DD} 的最大电流值须小于 200mA。
流过 V_{SS} 的最大电流值须小于 250mA。

*: 典型值列内的数据是在 5.0V, 25°C 之下的, 除非另有说明。

交流电气特性 (V_{DD} = 2.4V - 5.5V, GND = 0V, T_A = 25°C, 除非另有说明)

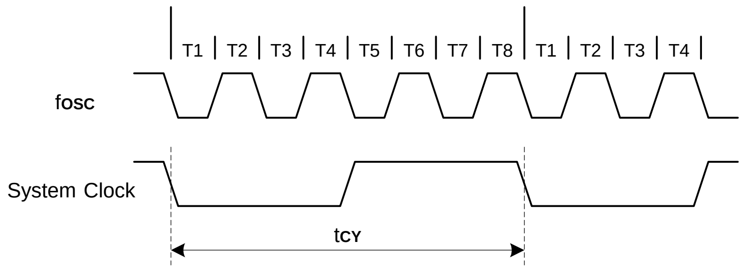
参数	符号	最小值	典型值	最大值	单位	条件
指令周期时间	t_{CY}	0.5	-	133.4	μs	30kHz ≤ f_{OSC} ≤ 8MHz
T0/T2 输入宽度	t_{IW}	(T_{CY} + 40)/N	-	-	ns	N = 预分频比
输入脉冲宽度	t_{IPW}	t_{IW}/2	-	-	ns	
复位脉冲宽度	t_{RESET}	10	-	-	μs	低电平 V_{DD} = 5.0V
WDT 周期	t_{WDT}	1	-	-	ms	V_{DD} = 5.0V
PLL 频漂	|ΔF|/F			0.6	%	连续 256 个时钟周期的平均频率
频率稳定度 (外部 RC)	ΔF/F	-	-	15	%	外部 R_{OSC} 振荡器, 包括芯片间差异 (V_{DD} = 5V, T_A = 25℃)
频率稳定度 (内建 RC)	ΔF/F	-	-	5	%	内部 R_{OSC} 振荡器, f_{OSC} = 4MHz。包括芯片间差异 (V_{DD} = 5V, T_A = 25℃)

模/数转换器电气特性 (V_{DD} = 2.4V - 5.5V, GND = 0V, T_A = 25℃, f_{OSC} = 30kHz - 8MHz，除非另有说明)

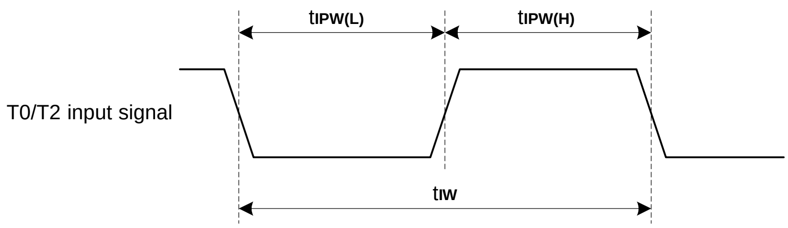
参数	符号	最小值	典型值	最大值	单位	条件
精度	N_R	-	10	-	bit	GND ≤ V_{AIN} ≤ V_{REF}
参考电压	V_{REF}	2.4	-	V_{DD}	V	
A/D 输入电压	V_{AIN}	GND	-	V_{REF}	V	
A/D 输入电阻	R_{AIN}	2	1000	-	MΩ	V_{IN} = 5.0V
A/D 转换电流	I_{AD}	-	1	3	mA	A/D 模块工作, V_{DD} = 5.0V
A/D 输入电流	I_{ADIN}			10	μA	V_{DD} = 5.0V
微分线性误差	D_{LE}	-	-	±1	LSB	V_{REF} = V_{DD} = 5.12V, f_{OSC} = 8MHz
积分线性误差	I_{LE}			±2	LSB	V_{REF} = V_{DD} = 5.12V, f_{OSC} = 8MHz
满刻度误差	E_F	-	±3	-	LSB	V_{REF} = V_{DD} = 5.12V, f_{OSC} = 8MHz
偏移量误差	E_Z	-	±0.5	±2	LSB	V_{REF} = V_{DD} = 5.12V, f_{OSC} = 8MHz
总绝对误差	E_{AD}	-	±3	-	LSB	V_{REF} = V_{DD} = 5.12V, f_{OSC} = 8MHz
转换时间	T_{CON}	25	-	-	μs	10 位精度和 f_{OSC} = 8MHz

时序波形

(a) 系统时钟时序波形

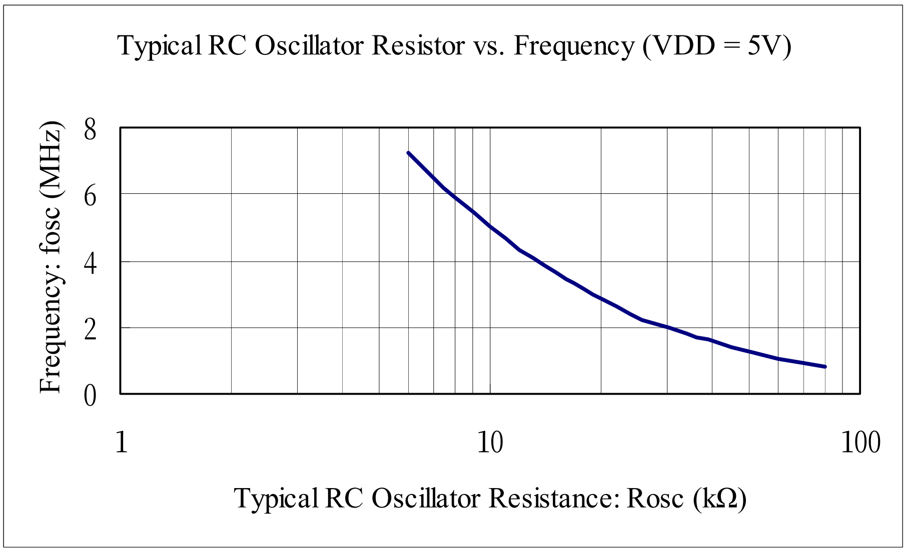


(b) T0/T2 输入波形

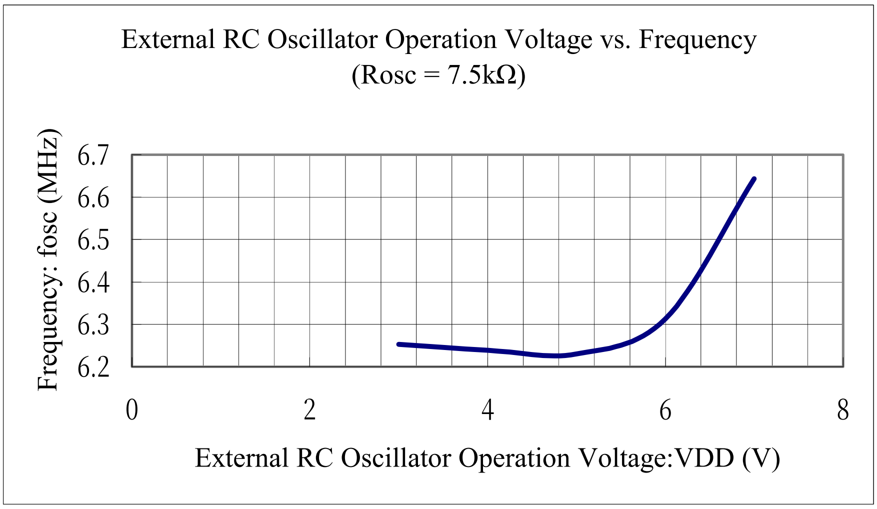


振荡器特性图 (仅供参考)

(a) 外部 RC 振荡器电阻与频率比较:



(b) 外部 RC 振荡器工作电压与频率比较:



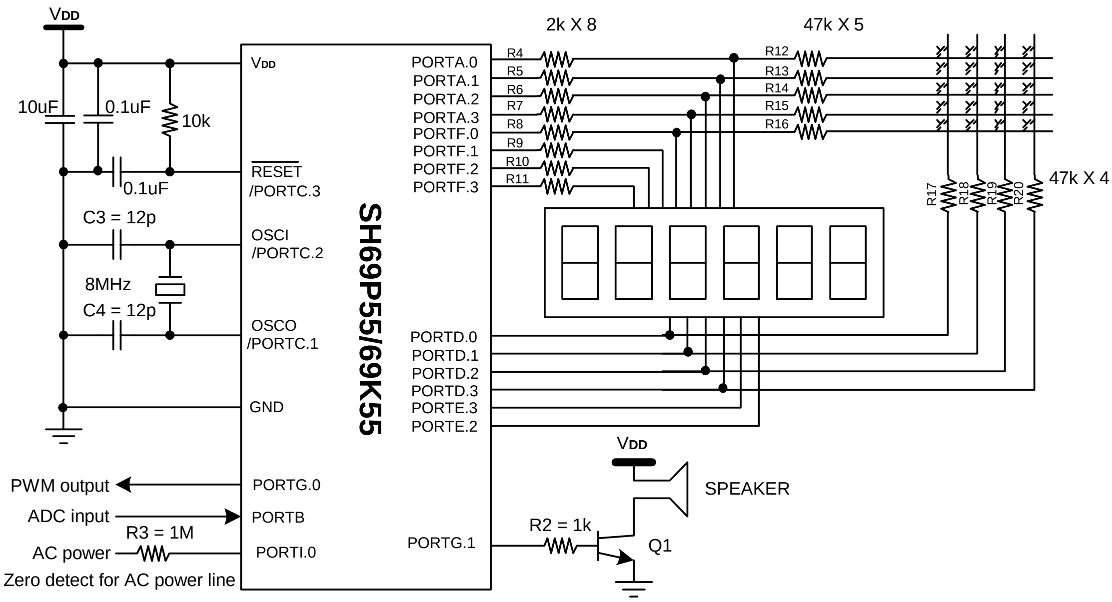
应用电路 (仅供参考)

AP1:

(1) 工作电压: 5.0V

(2) 振荡器: 晶体谐振器 8MHz

(3) PORTA, PORTF: LED SEG1-8
PORTD, PORTE.3, PORTE.2: LEDCOM1-6
PORTA, PORTD 共用为键盘扫描端口
PORTG.1 作为音调输出
PORTI.0 作为交流电源线的过零检测
PORTG.0 作为 PWM 输出
PORTB 作为 ADC 端口

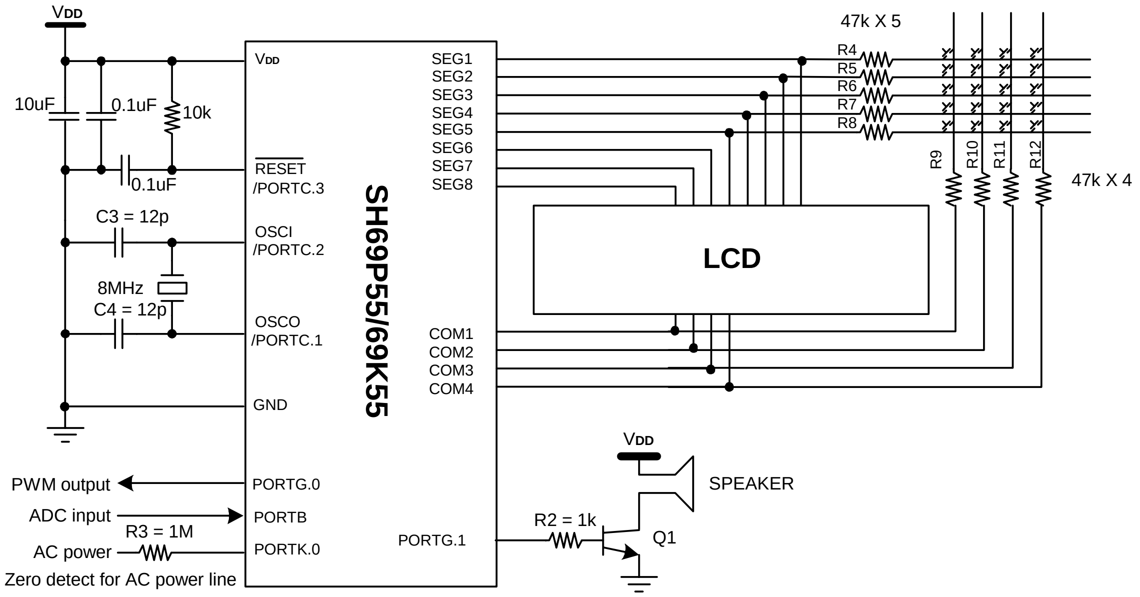


AP2:

(1) 工作电压: 5.0V

(2) 振荡器: 晶体谐振器 8MHz

(3) PORTA, PORTF: LCD SEG1-8
PORTD: LCD COM1-4
PORTA, PORTD 共用为键盘扫描端口
PORTG.1 作为音调输出
PORTK.0 作为交流电源线的过零检测
PORTG.0 作为 PWM 输出
PORTB 作为 ADC 端口

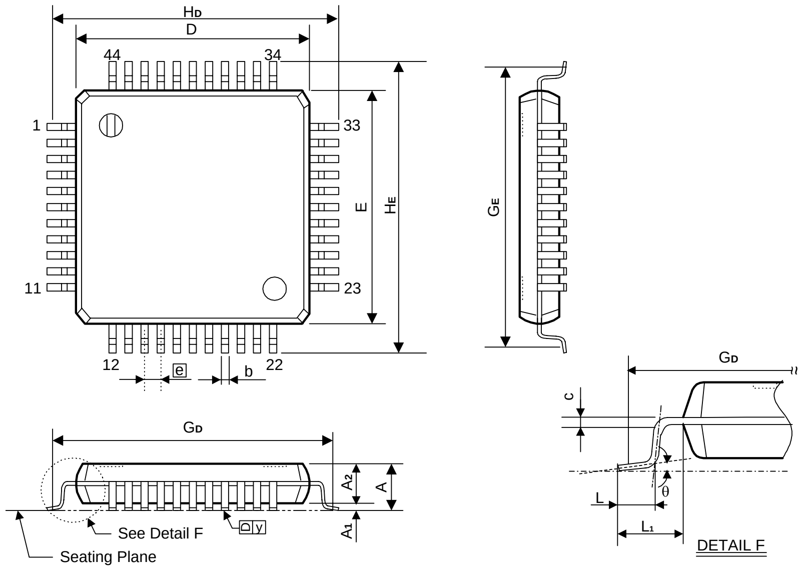


订购信息

产品编号	封装
SH69P55AF/SH69K55AF	44 QFP
SH69P55A/SH69K55A	32 DIP
SH69P55AM/SH69K55AM	28 SOP

封装信息

QFP 44 外形尺寸 单位: 英寸/毫米



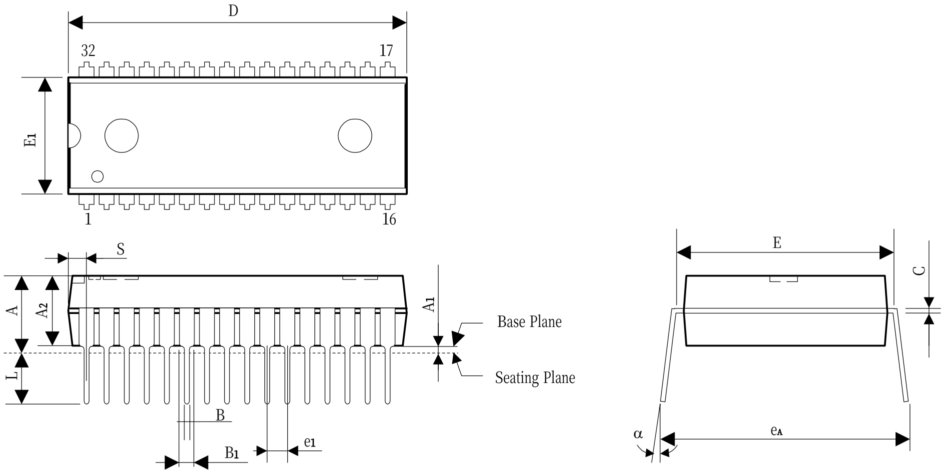
符号	英寸单位尺寸	毫米单位尺寸
A	最大值 0.106	最大值 2.70
A_1	最小值 0.01　最大值 0.02	最小值 0.25　最大值 0.50
A_2	0.079+0.008 -0.004	2.00+0.2 -0.1
b	典型值 0.012	典型值 0.30
c	0.006 ± 0.002	0.15 ± 0.05
D	0.394 ± 0.004	10.00 ± 0.10
E	0.394 ± 0.004	10.00 ± 0.10
e	典型值 0.031	典型值 0.80
G_D	正常值 0.488	正常值 12.40
G_E	正常值 0.488	正常值 12.40
H_D	0.519 ± 0.008	13.20 ± 0.20
H_E	0.519 ± 0.008	13.20 ± 0.20
L	0.035+0.002 -0.006	0.88+0.05 -0.15
L_1	典型值 0.063	典型值 1.60
y	最大值 0.004	最大值 0.10
θ	0° - 7°	0° - 7°

注意:

1. 尺寸 D 和 E 不包括树脂凸缘。
2. 尺寸 G_D 和 G_E 对于 PC 主板表面突起焊垫间距设计仅供参考。

P-DIP 32L 外形尺寸

单位: 英寸/毫米



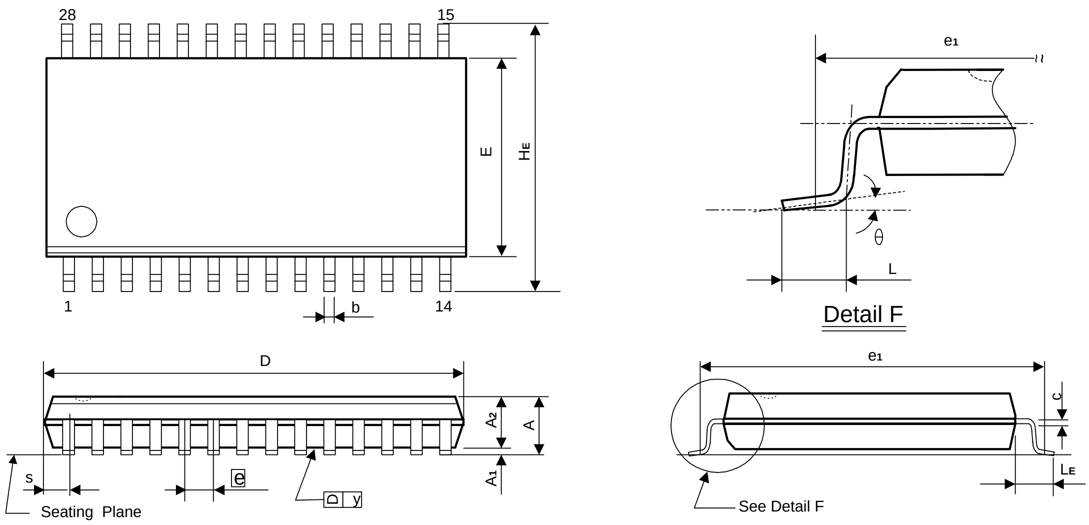
符号	英寸单位尺寸	毫米单位尺寸
A	最大值 0.210	最大值 5.33
A_1	最小值 0.010	最小值 0.25
A_2	0.155 ± 0.010	3.94 ± 0.25
B	0.018+0.004 -0.002	0.46+0.10 -0.05
B_1	0.050+0.004 -0.002	1.27+0.10 -0.05
C	0.010+0.004 -0.002	0.25+0.11 -0.05
D	典型值 1.650 (最大值 1.670)	典型值 41.91 (最大值 42.42.)
E	0.600 ± 0.010	15.24 ± 0.25
E_1	典型值 0.550. (最大值 0.562)	典型值 13.97 (最大值 14.27)
e_1	0.100 ± 0.010	2.54 ± 0.25
L	0.130 ± 0.010	3.30 ± 0.25
α	0° - 15°	0° - 15°
e_A	0.655 ± 0.035	16.64 ± 0.89
S	最大值 0.090	最大值 2.29

注意:

1. 尺寸 D 的最大值包括边缘。
2. 尺寸 E_1 不包括树脂凸缘。
3. 尺寸 S 包括边缘。

SOP (W.B.) 28L 外形尺寸

单位: 英寸/毫米



符号	英寸单位尺寸	毫米单位尺寸
A	最大值 0.110	最大值 2.79
A_1	最小值 0.004	最小值 0.10
A_2	0.093 ± 0.005	2.36 ± 0.13
b	$0.016^{+0.004}_{-0.002}$	$0.41^{+0.10}_{-0.05}$
c	$0.010^{+0.004}_{-0.002}$	$0.25^{+0.10}_{-0.05}$
D	0.705 ± 0.020	17.91 ± 0.51
E	0.291 - 0.299	7.39 - 7.59
e	0.050 ± 0.006	1.27 ± 0.15
e_1	典型值 0.376	典型值 9.40
H_E	0.394 - 0.417	10.01 - 10.60
L	0.036 ± 0.008	0.91 ± 0.20
L_E	0.055 ± 0.008	1.40 ± 0.20
S	最大值 0.043	最大值 1.09
y	最大值 0.004	最大值 0.10
θ	0° - 10°	0° - 10°

注意:

1. 尺寸 D 的最大值包括边缘。
2. 尺寸 E 不包括树脂凸缘。
3. 尺寸 e_1 对于 PC 主板表面突起焊垫间距设计仅供参考。
4. 尺寸 S 包括边缘。

产品规格更改记录

更改版本	记录	日期
2.2	增加按键扫描描述	2011 年 1 月
2.1	封装信息更新	2008 年 12 月
2.0	封装信息更新	2008 年 3 月
1.0	初始版本	2008 年 1 月